

新規 p 型無機半導体の開発およびフレキシブル素子への応用

Development of New p-type Semiconductor and its Application to Flexible Electronics

東工大元素戦略研¹、[○]青山 皓太¹, 全 泰桓¹, 金正煥¹, 細野 秀雄¹

MCES Tokyo Tech.¹, K. Aoyama¹, T. Jun, J. Kim¹, H. Hosono¹

E-mail: JH.KIM@mces.titech.ac.jp

近年、アモルファス酸化物半導体は低温作製ながらも優れた電気特性を有することからフレキシブル素子などへの応用が大きく注目されている。しかし、アモルファス酸化物半導体は n 型伝導のみに限られており、また、従来の p 型無機半導体の作製温度が高温であることからフレキシブル基板上に pn 接合を形成することは極めて難しい。一方、我々は近年低温での作製が可能なアモルファス p 型透明半導体、Cu-Sn-I を新たに開発した[1]。アモルファス Cu-Sn-I は 3.1 eV の広いバンドギャップ、 $8 \text{ cm}^2/\text{Vs}$ の高い移動度、また、 140°C 以下の低温プロセスといった利点を持つ。しかし、アモルファス Cu-Sn-I はキャリア濃度を抑制することが難しく、これは Cu-Sn-I の価電子帯準位が比較的に浅いため正孔ドープが容易になっていると考えられる。また、作製された pn 素子からは整流特性が得られず、高いキャリア濃度に起因する疑似的オーミック接触が示唆された。

本研究では価電子帯の電子構造に着目し、新たな設計指針を用いてより深い価電子帯準位を有する p 型半導体、Cu-Cs-I の開発に成功した。Cu-Cs-I は従来の Cu-Sn-I よりも価電子帯上端が約 0.4 eV 程深くなっており、キャリア濃度が約 10^{15} cm^{-3} まで抑えられることがわかった (Cu-Sn-I: $\sim 10^{18} \text{ cm}^{-3}$)。pn ダイオードの作製は図 1 に示したように、PET 基板上に n 型層にはアモルファス Zn-Si-O[2]、p 型層にはスピコート成膜の Cu-Cs-I を用いた。整流特性は図 3 に示しており、整流比が 10^7 と非常に大きく、またリーク電流も小さいことがわかる。作製時の最高温度は 80°C であり、今後、フレキシブル素子などへの応用が大きく期待される。本講演では、Cu-Cs-I の電子構造や電気的性質、また、これを用いたフレキシブル pn 素子のデバイス特性について詳細に報告する。

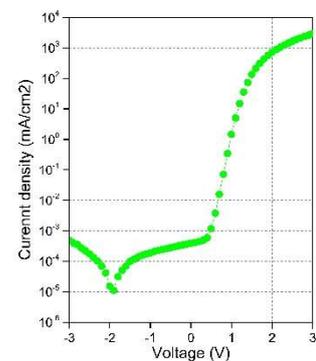
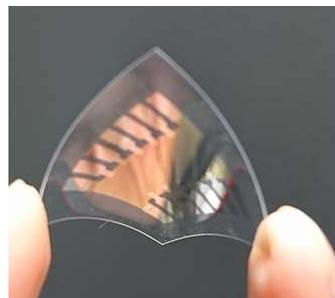


Figure 1. The device structure of pn diode: Ag/n-ZSO/p-Cu-Cs-I/Au.

Figure 2. The photo of pn diode fabricated on a PET substrate.

Figure 3. The J-V characteristic of the pn diode.

[1] T.Jun et al., *Adv.Mater.*, 30 (2018) 1706573.

[2] H. Hosono et al., *PNAS*, 114 (2017) 233.