Si 基板上に形成した擬ギャップε-CoSi 薄膜の熱電性能評価

Thermoelectric performances of pseudogap ε-CoSi thin films on Si substrates

○雛川 貴弘 [1], 坂根 駿也 [1], 石部 貴史 [1], 藤田 武志 [2,3], 中村 芳明 [1,2]

(1. 阪大院基礎工, 2. CREST-JST, 3. 高知工科大)

°Takahiro Hinakawa[1], Shunya Sakane[1], Takafumi Ishibe[1], Takeshi Fujita[2,3], Yoshiaki Nakamura[1,2]

(1. Osaka Univ., 2. CREST-JST, 3. Kochi Univ. Technol.)

E-mail : u934348i@ecs.osaka-u.ac.jp

【目的】IoT センサの駆動用電力源としてエネルギーハーベスティングが注目されている。センサが実装される Si プラットフォームとの整合性、小型自立電源としての有用性から、Si 基板上薄膜熱電材料の開発が期待されている。低温領域において高い無次元性能指数を示す材料として Bi_2Te_3 や Sb_2Te_3 が挙げられるが、これらは有毒な材料であるために広範な応用に向いていない。近年、擬ギャップを有する半金属熱電材料が高い出力因子($S^2\sigma$)を示すことが報告され、有望な熱電材料として注目されている。その中でバルクε-CoSi は Bi_2Te_3 系材料を上回り、室温において擬ギャップ材料で最大 $S^2\sigma$ (~70 μW/K) を示す[1]。そこで、Si 基板上へのε-CoSi 薄膜熱電材料に注目したものの、単層ε-CoSi 薄膜を Si 基板上に成長した報告はない[2]。本研究では、分子線エピタキシー (MBE) 法を用いて Si 基板上に高品質なε-CoSi 薄膜を成長する技術を開発し、その熱電性能を明らかにすることを目的とする。

【実験】MBE 真空槽内で Si (111) 基板上に Si バッファ層を形成して清浄表面を得た。その上に Co と Si を組成比 Co : Si = 1 : 1 で同時蒸着することで、膜厚 50nm の Co シリサイド薄膜の形成を行った。成長時の基板温度を 30~400 ºC と変化させ、基板温度と形成膜の関係を調べた。また、室温で成長した試料のアニール雰囲気・温度依存性を取得し、熱電性能と形成方法の関係を明らかにした。結晶構造評価には、反射高速電子回折法（RHEED）、X 線回折法（XRD）、及び透過型電子顕微鏡法を、また、熱電性能評価には、自作電気特性評価装置、ZEM-3（アドバンス理工）、2ω薄膜熱伝導率計（アドバンス理工）を用いた。

【結果】RHEED 図形から、室温及び 100ºC 成長では、*c*-CoSi、200ºC 成長では、ε-CoSi と $CoSi_2$、400ºC 成長では、$CoSi_2$ の形成が確認された (Fig. 1)。室温形成した薄膜を、真空または窒素アニールすることで、高品質なε-CoSi 薄膜の形成に成功した。熱電性能を評価したところ、あるアニール温度で $S^2\sigma$が最大を示すことが確認され、それは半金属ε-CoSi 薄膜の割合増大に伴う S 増大に起因すると考えられる。また、熱伝導率はバルクの値よりも 4 倍の低減に成功した。本講演では、形成方法と熱電性能の関係について詳述する。

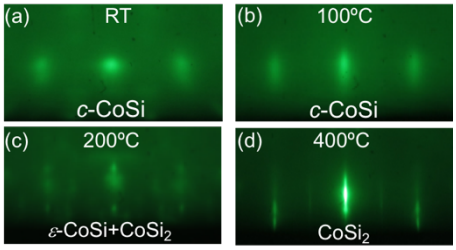

Fig. 1 (a-d) The RHEED patterns of Co silicides films grown at RT, 100ºC, 200ºC, and 400ºC, respectively.

【謝辞】本研究の一部は、CREST-JST、基盤研究 A (16H02078) の支援により行われた。

[1] H. Sun, *et al*., J. Electron. Mater. **42**, 1352 (2013).

[2] J. Liu, *et al*., J. Cryst Growth **209**, 795 (2000).