ヘテロエピタキシャルダイヤモンド上 サブミクロンゲート MOSFET の高周波特性

Small-signal RF characteristics for submicron-gate MOSFETs fabricated on hetero-epitaxial diamond substrate

石松 裕真 [1]，°大石 敏之 [1]，鴨川 拓弥 [1]，ニロイ チャンドラ サハ [1]，金 聖祐 [2]，嘉数 誠 [1]
佐賀大院工 [1]，アダマンド並木精密宝石株式会社 [2]
Y. Ishimatsu[1], °T. Oishi[1], T. Kamogawa[1], N. C. Saha[1], S. -W. Kim[2], M. Kasu[1]
Saga University[1], Adamant Namiki Precision Jewel Co., Ltd.[2]
E-mail: oishi104@cc.saga-u.ac.jp

1.はじめに

ダイヤモンド半導体は移動度や絶縁破壊電界が高いことから，高出力高周波トランジスタの半導体材料として期待されており，優れた高出力や高周波特性が報告されている[1]．ダイヤモンド FET の課題のひとつは基板の大口径化であるが，我々はサファイア基板上に成長した高結晶品質の 1 インチサイズのヘテロエピタキシャルダイヤモンドを報告した[2]．さらに前回，そのヘテロエピタキシャルダイヤモンド基板上に MOSFET を作製し，ホモエピタキシャルダイヤモンドと遜色のない良好な DC 特性を報告した[3]．今回，EB 直接描画にて，サブミクロン長の T 型ゲートを有する FET を作製し，小信号 RF 特性を測定したので報告する．

2.デバイス構造

本研究で用いた試料は，サファイア基板上に成長したヘテロエピタキシャルダイヤモンド(001，8 mm 角)である．その上にマイクロ波プラズマ CVD でホモエピタキシャルダイヤモンド(1 μm)を成長した．つぎに，NO_2 分子を表面に吸着させた．水素終端ダイヤの表面と NO_2 分子吸着層により，ダイヤモンド表面に高濃度な 2 次元ホールガスが形成できる．酸素終端処理による素子分離後，ソース・ドレイン電極を形成した．つぎに，ALD 法により Al_2O_3 膜(16 nm)を堆積させた．Al_2O_3 膜は，ゲート絶縁層の役割とソース・ドレイン間のチャネルの NO_2 脱離を防ぐパッシベーションの役割をもっている．最後に EB 直接描画とリフトオフ法によりサブミクロン長の T 型ゲート(0.4~0.8 μm)を作製した．なお，図のゲート長は EB 直接描画でレジストを作製した後のレジスト開口部の寸法である．

3.測定結果

Fig.1 に作製したデバイスの DC I_{DS}–V_{DS} 特性を示すが，V_{GS} = 2~4 V でピンチオフする良好なトランジスタ特性が得られた．ドレイン電圧 V_{DS} = −10 V，ゲート電圧 V_{GS} = −5 V で最大ドレイン電流密度 I_{DS} = 60 mA/mm になった．また，ゲートリーク電流は 30 pA 以下と非常に低い値であった（図示せず）．Fig.2 にダイヤモンドトランジスタの V_{DS} = −15 V，V_{GS} = −1 V での小信号特性を示す．500 MHz では，$|h_{21}|^2$ および最大安定利得 MSG は約 12 dB であった．また，遷移周波数 f_T は 2.1 GHz，最大発振周波数 f_{MAX} は 6.0 GHz であった．

4.まとめ

大口径化できるヘテロエピタキシャルダイヤモンド上にサブミクロンゲート MOSFET を作製し，遷移周波数 f_T = 2.1 GHz，最大発振周波数 f_{MAX} = 6.0 GHz を得た．

参考文献

[1] K.Ueda et al., IEEE EDL 27, p.570, 2006.
[2] S.W.Kim et al., NDNC2018, A1.02, 2018.
[3] D.Fujii et al., NDNC2018, B4.03, 2018.

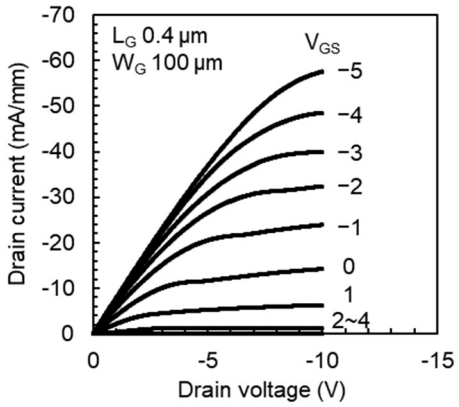

Fig1. DC Drain current voltage characteristics.

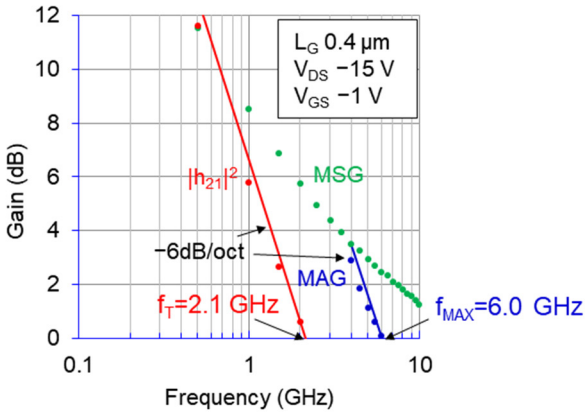

Fig2. Small-signal RF characteristics.