磁壁移動型メモリスタを応用したニューロモーフィック素子の開発

Domain Wall Type Spin Memristor for Analogue Neuromorphic Devices

TDK 株式会社 技術・知財本部 [○]芦田 拓也,篠原 哲人,大田 実,伊藤 邦恭,
山田 章悟,柴田 竜雄,寺崎 幸夫,佐々木 智生

Technology & Intellectual Property HQ, TDK Corporation °Takuya Ashida, Tetsuhito Shinohara, Minoru Ohta, Kuniyasu Ito, Shogo Yamada, Tatsuo Shibata, Yukio Terasaki, and Tomoyuki Sasaki

E-mail: ashidat@jp.tdk.com

【背景】

近年、アナログニューロモーフィクデバイスへの応用を目的として、各種メモリスタ素子が注目されている[1]。特にスピンを利用した磁壁駆動型メモリスタ素子は、コンダクタンス変化の線形応答性、不揮発性、高速書き込み性、高信頼性などの特徴が期待されることから、主にシミュレーションベースでの検討が報告されてきた[2]。本報告では、実際に素子レベルで磁壁駆動型のスピンメモリスタを作製し、コンダクタンスの変化、特に線形的な応答に注目して検討を行った結果について報告する。

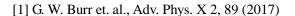
【実験】

磁壁駆動型メモリスタ素子の膜構成は、Si基板/下地層 /磁壁駆動層/CoFeB 自由層 /トンネルバリア層 /CoFeB 参照層 /SAF 固定層である。スパッタ成膜後、フォトリソグラフィ、Arミリング等を行い、線幅 160~300 nm、素子長 2000 nm の素子を作製した。コンダクタンス測定には、パルスジェネレータ、ソースメータ等を用いた。

【結果】

Fig.1に電流パルスによって磁壁を駆動させた場合の、スピンメモリスタ素子のコンダクタンス変化を示した。コンダクタンスは、素子の磁化の関係性に従い、正方向の電流パルスを印可した場合にはパルス数に応じて線形に減少し、電流方向を反転させ負のパルスを印可した場合には同

じくパルス数に応じて増加し、いずれの過程においても線形かつ対称的な応答が得られることを確認できた。これは、電流パルス数に応じて磁壁が電子の流れる方向と同じ方向に移動し、素子の磁化状態が平行から反平行(反平行から平行)へと徐々に変化することに起因する。本講演では磁壁駆動の詳細に関して報告を行う。



[2] A. Sengupta et. al., IEEE Trans. Biomed. Circuits Syst. 10, 1152 (2016)

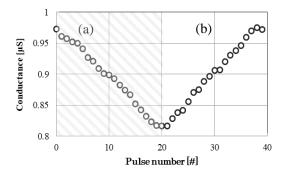


Fig.1 Conductance response of a spin memristor with driving current pulse as (a) $+1.5 \times 10^8 \text{ A/cm}^2$, (b) $-1.5 \times 10^8 \text{ A/cm}^2$.