

# 熱雑音を利用する単電子メモリ対回路の設計と多数決論理ゲート応用

## Design of thermal-noise-harnessing single-electron memory pair circuit and its application to majority logic gate

横国大理工 ○(B)開出 理砂, 大矢 剛嗣

Yokohama National Univ., °Risa Kaide, Takahide Oya

E-mail: kaide-risa-vy@ynu.jp

### 【研究背景・目的】

近年ナノテクノロジーが発展し、ナノ電子デバイスの開発が進んでいるが、ノイズの影響が問題視されている。ノイズはシステムの障害とみなされ、排除するのが一般的であるが、生体では確率共鳴と呼ばれる現象を巧みに利用し、ノイズを資源として高精度な計算やセンシングに利用している。本研究では確率共鳴現象を取り入れ、ナノ電子デバイスの一つである単電子回路でノイズを利用して動作する全加算器を設計する。

### 【研究内容】

電子回路で効果的に確率共鳴現象を利用するためには、双安定状態を持つ回路の設計が有効である。そのような回路にノイズが加わると二つの安定状態のうち、より安定する状態へと遷移が起こる<sup>[1]</sup>。今回設計した単電子メモリ対(Fig. 1)は単電子回路の双安定回路を二つ組み合わせたものとなっており、0[K]では四つの安定状態を持ち複雑な挙動を示すが、熱雑音環境下では最も安定する状態へと遷移が起こり、この環境でも利用が容易な新たな双安定状態が得られることを見出した。

本研究では先ほど述べた、熱雑音により回路の特性が複雑なものから単純なものへ変化するという、単電子メモリ対における確率共鳴現象を積極的に利用し、(応用の第一段階として)全加算器を設計する。

回路図(Fig. 1)に示されるように、単電子メモリ対で設計した全加算器では左右のメモリがそれぞれ桁上がり計算、和計算を行う。それぞれに3入力を与え、出力はノード電位( $V_{n1}$ ,  $V_{n2}$ )の値で判断する。

今回設計した回路では、熱雑音環境下で、全加算器としての正常な動作が見られた(Fig. 2)。結論として、本研究では単電子メモリ対回路の設計を行い、その有用性と応用性を確認することができ

た。詳細は講演にて述べる。

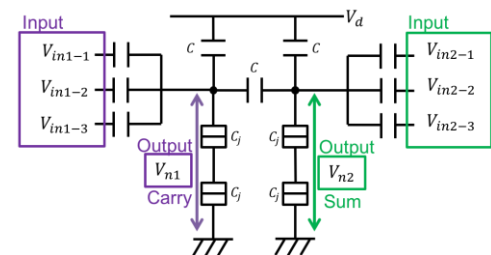


Fig. 1 Full adder using single-electron memory pair circuit.

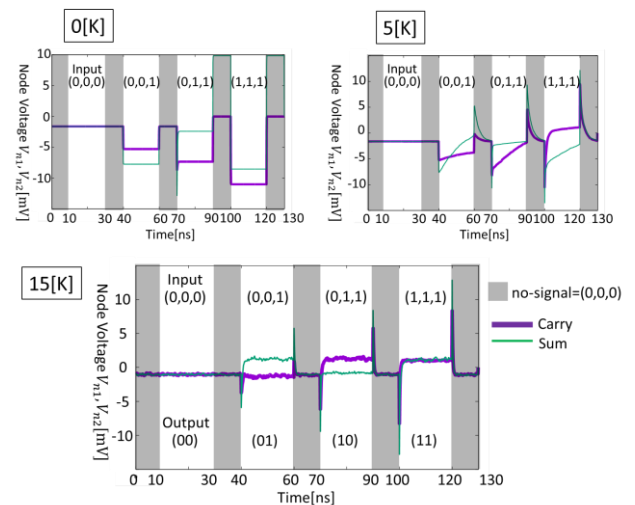


Fig. 2 Simulation result.

### 【参考文献】

[1] S. Kasai, et al., “Divergence of relative difference in Gaussian distribution function and stochastic resonance in a bistable system with frictionless state transition,” Applied Physics Express, 11, 037301 (4 pages), 2018.

### 【謝辞】

本研究の一部は JSPS 科研費・挑戦的萌芽研究 (JP16K14242)及び基盤研究(A)(JP18H03766)の助成を受け実施された。