

スピン波リザーバーコンピューティングチップデバイス

On-chip reservoir computing device utilizing spin waves

東大工学系国推教¹, 東大工学系電気系² ○中根了昌^{1,2}, 田中剛平^{1,2}, 廣瀬明^{2,1}

IIIIE, The Univ. of Tokyo¹, EEIS, The Univ. of Tokyo²

○Ryosho Nakane^{1,2}, Gouhei Tanaka^{1,2}, Akira Hirose^{2,1}

E-mail: nakane@cryst.t.u-tokyo.ac.jp

近い将来に実現の期待される Internet of Things (IoT) 社会の恩恵を十分に享受するためには、端末機器周辺における情報処理「エッジコンピューティング」を行い、ネットワークトラフィックの混雑解消をおこなう必要がある。端末センサーにおいて取得されたデータの多くは構造化されていない時系列データであるため、それらを逐次処理するにはリザーバーコンピューティング[1, 2]が有望であり、近年注目を集めている。

リザーバーコンピューティングはリザーバー部と出力部からなる。顕なニューロンを含まないリザーバー部は学習による機能の変更が無く、入力を高次元空間にマップする役割を果たす。近年、リザーバー部は非線形性やフェージングメモリ効果を含む物理現象を用いても実現できることが明らかとなってきた[3, 4]。一方、リザーバー部の出力を重み付け総和する出力部は学習により更新をおこなうが、重み付けの数は階層型ニューラルネットワークと比較して圧倒的に少ないため、既存の簡便なデバイスによって実現可能である。こうした背景から、物理現象を用いた新規リザーバーコンピューティングチップデバイスの研究が精力的におこなわれ始めている。

最近、我々はガーネットフィルムに励起されるスピン波を用いたリザーバーコンピューティングチップデバイスを提案した[5](図1)。このデバイスには以下の特徴がある。

- ・ 入出力端子への配線のみであるため、配線爆発問題を解決して、高度な情報処理のための高密度多入出力端子の実現が可能である。
- ・ 入力信号が出力端子にスピン波によって伝わる際に、伝搬路内でのスピン分布の履歴と非線形波動現象によって情報の演算がおこなわれる。
- ・ 入力・出力端子は、大きさ、数、配置を自由に設計可能である。

上記を要すれば、伝送路内での波動物理現象を利用することで、ニューロンの作り込みを顕におこなうことなくニューラルネットワークがチップ上で実現する。

発表では、提案デバイスの概要、特にスピン波の非線形現象とフェージングメモリ効果を誘起するデバイス設計について紹介する。また、シミュレーションによる推定タスクの実行と汎化能力の実証によって、そのリザーバー機能のポテンシャルと展望について議論をおこなう。

参考文献 [1] H. Jaeger and H. Haas, *Science* **304**, 78 (2004). [2] W. Maass, T. Natschläger, and H. Markram, *Neural Comp.* **14**, 2531 (2002). [3] G. Tanaka, T. Yamane, B.J. Héroux, R. Nakane, N. Kanazawa, S. Takeda, H. Numata, D. Nakano, A. Hirose, arXiv:1808.04962. [4] 電子情報通信学会, 小特集 (2019年2月出版予定). [5] R. Nakane, G. Tanaka, and A. Hirose, *IEEE ACCESS* **6**, 4462 (2018).

謝辞 本研究の一部は、国立研究開発法人新エネルギー・産業技術総合開発機構 (NEDO) の助成により行われた。

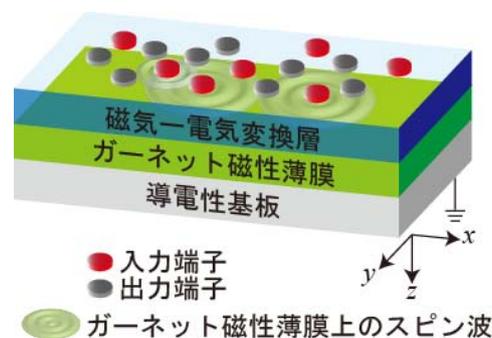


図1 提案したスピン波リザーバーコンピューティングデバイスの概略図。