ハーフインチサイズパッケージでの電気的に安定した ビアコンタクト抵抗の形成

Fabrication of Electrically Stabilized Via Contact-Resistance for Half-Inch Sized Package

[1]産総研，[2]ミニマルファブ推進機構
○居村 史人[1, 2]，井上 道弘[1]，クンプアン ソマワン[1, 2]，原 史朗[1, 2]
°Fumito Imura[1, 2], Michihiro Inoue[1], Sommawan Khumpuang[1, 2] and Shiro Hara[1, 2]
E-mail: fumito.imura@aist.go.jp

【はじめに】前工程システムが完成した超小型半導体生産システムのミニマルファブに、同じシステムとしてパッケージ工程（後工程）を開発し、前工程と後工程の統合化を進めている[1]。ここでパッケージに基本的に求められることは、Si ウェハ上の電極パッドからパッケージの外部端子まで配線を引き出し、電気的導通が確実に得られることである。この電気的導通のための中核をなすプロセスがレーザビア加工である。これまで、ハーフインチウェハのボンディング、モールディング、レーザビア、モールド上再配線形成のプロセス開発を行い、電気的導通を確認してきた[2-3]。しかし、実際の実用デバイスでは、ビアのコンタクト抵抗値とその面内分布の均一性が求められる。今回、コンタクト抵抗のばらつきを評価しつつ、コンタクト構造の改善を図ったので報告する。

【実験】まず、Si ハーフインチウェハ上に TEOS 膜(膜厚 100nm)成膜後、図 1 に示すケルビンパターンの Si ウェハ上に Al-1%Si 電極パッド(サイズ 220μm 角、スパッタ膜厚 1.0μm)を形成した。このウェハを(1)ダイボンディング、(2)モールディング、(3)レーザビア、(4)モールド上 Cu 電極形成(Cu シードスパッタ、Cu めっき、フォトリソグラフィ、Cu ウェットエッチング、レジスト除去)を行い、図 1 に示すようなビアコンタクト抵抗を測定するためのケルビンパターンを作製した。レーザビア加工時には、モールド樹脂に含まれているシリカフィラー(SiO_2 の球状粒子)の再付着を抑制するために、レーザビア前にモールド全面にレジスト塗布しておき、レーザビア後にレジスト表面に付着したシリカフィラーをレジストと同時に除去するためのアセトン/IPA 洗浄を行った。Cu シードスパッタ成膜前には、ビア底に露出している電極パッド表面の酸化膜を除去するために、CCP (Capacitively Coupled Plasma) ドライエッチング装置を用いて Ar プラズマクリーニングを行った。モールド上 Cu 電極の膜厚は 5μm とした。このケルビンパターンを面内 1mm ピッチ、85 箇所に配置した。試料作製後は、マニュアルプローバを用いてモールド上 Cu 電極パッドにプロービングし、ビアの *IV* 特性を測定した。得られた *IV* 特性の結果よりビアコンタクト抵抗を求めた。その後、パッド材料を Al から Cu/Ti に変更して同様に評価した。

【結果】図 2(a)にビアコンタクト抵抗の面内分布を示す。面内 85 電極のうち、ウェハ外周付近の 44 箇所しか導通が得られなかった。この 44 個のビアのコンタクト抵抗は平均 10.2Ω、ばらつき(1σ)は 70.3%であった。レーザアブレーション後のビア底を観察すると、Al-Si パッド表面の溶融が確認された。そこで、Al-Si よりも高融点の Cu/Ti(Cu スパッタ膜厚 1.0μm、 Ti スパッタ膜厚 50nm)に電極を置き換えたウェハを作製し、Al-Si パッドの場合と同じ上述のプロセスを行った。このときのビアコンタクト抵抗の結果を図 2(b)に示す。この場合、全 85 個のビア全てにおいて導通が確認され、コンタクト抵抗は平均 16.1mΩ、ばらつき(1σ)は 29.8%であり、Al-Si パッドの場合と比較して、コンタクト抵抗を 3 桁も低減することができ、面内ばらつきも大幅に改善された。Al-Si パッドの場合の非導通および高抵抗の原因については、レーザビア形成時にビア底に露出した Al-Si パッドが低融点(Al 融点 660℃)のために、Cu(融点 1085℃)と比較して溶解されやすいこと、Al 表面に酸化膜が形成されやすいことが原因ではないかと考えられる。Si ウェハ上電極パッドを Cu/Ti パッドにすることによって低抵抗で確実にビアコンタクトを得ることができ、本パッケージの実用化に目処がついた。

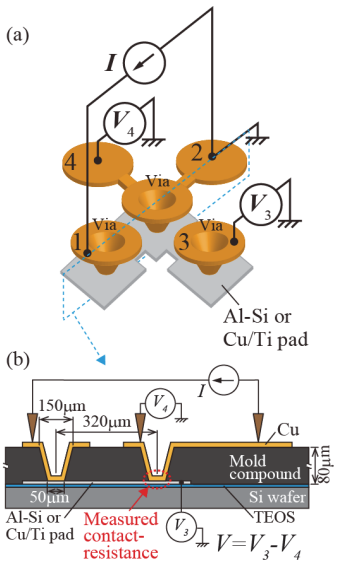

図 1. ビアコンタクト抵抗測定ケルビンパターン (a)構造、(b)断面図

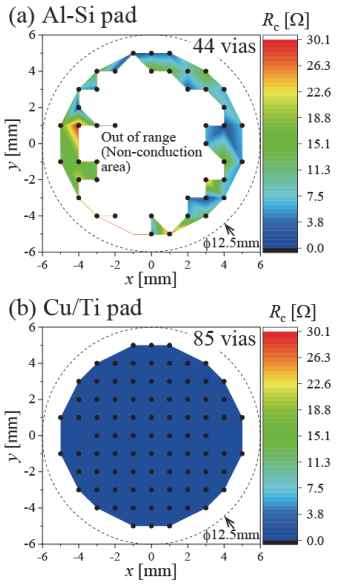

図 2. ビアコンタクト抵抗の面内分布 (a)Al-Si パッド、(b)Cu/Ti パッド

参考文献

[1] 居村他，スマートプロセス学会誌，5(5), 280-287, 2016.
[2] 居村他，第 65 回応用物理学会春季学術講演会, 20p-C101-9, 2018.
[3] 居村他，第 79 回応用物理学会秋季学術講演会, 21p-233-8, 2018.

© 2019年 応用物理学会