

過渡光支援容量法による絶縁膜/ワイドバンドギャップ半導体 界面深い準位の解析

Transient photo-assisted capacitance characterization

of deep states at insulator/wide-bandgap semiconductor interface

早大ナノライフ¹, 名大未来研², 早大理工³, 早大材研⁴

○平岩 篤^{1,2}, 大久保 智³, 堀川 清貴³, 川原田 洋¹⁻⁴

RONLI, Waseda Univ.¹, IMASS, Nagoya Univ.², Fac. Sci. Eng., Waseda Univ.³, KMLMST, Waseda Univ.⁴

○A. Hiraiwa^{1,2}, S. Okubo³, K. Horikawa³, and H. Kawarada^{1,3,4}

- 1. 緒言** 高性能・高信頼のワイドバンドギャップ半導体素子を実現する上でトラップの少ない表面保護膜・ゲート絶縁膜/半導体界面を実現することが必要であるが、通常の容量電圧 ($C-V$) 法では深いトラップを検出することが困難であった。このため、光照射後の $C-V$ 特性を解析する方法が考案されたが、解析精度に難があった[1]。これを解決する方法を先回報告したが[2]、さらなる高精度化に向け新しい光支援容量法を提案する。
- 2. 実験方法** (1)先報[3]同様、低抵抗 n 型 c 面 GaN 基板上 n 型ホモエピタキシャル膜 ($\text{Si } 5 \times 10^{16} \text{ cm}^{-3}$, $2 \mu\text{m}$) に対して、トリメチルアルミニウムと H_2O を用いた原子層堆積法により 450°C にて Al_2O_3 膜を形成した (厚さ 33 nm)。ついで、マスク (開口面積 $S = 9 \times 10^{-4} \text{ cm}^2$) を用いた抵抗加熱蒸着法により Al ゲート電極を形成した。(2) 350 nm ロングパスフィルタ付の重水素・ハロゲン光源 (3.5 eV 以下) を用い光照射しながら、ゲート電圧を蓄積電圧から空乏電圧に変化させ容量を経時的に測定した (図1)。蓄積状態で界面準位を満たした電子は、空乏状態において光励起により徐々に放出される。その変化量を上記容量から求めた (図2、各種記号)。
- 3. 結果とその検討** 界面電荷量の経時変化は単一種トラップからの電子放出過程で良く近似され (図2、各種線)、その飽和値が界面準位の禁制帯内総量として求まる。なお、深い空乏化 (-10 V 以下) に対して Al_2O_3 膜帯電に起因すると思しき線型的増加が生ずるので、これを除去した (図3、中白丸印)。さらに、空乏化後最初の測定においても界面準位捕獲電子の一部が既に放出されているので、その補正も行った (中塗丸印)。その結果は、先の光支援 $C-V$ 法[2]の結果 (中白三角) に対し参照 $C-V$ 特性ストレッチアウトの影響を補正した結果 (中塗三角) と比較的良く一致するのみならず、 -9 V 以下において空乏化電圧 V_{dep} によらずほぼ一定である。これにより、本解析法および先の光支援 $C-V$ 法の妥当性を確認した。なお、ストレッチアウトの影響が小さく、また光照射が比較的短い場合においても正確な解析が可能であるという点で本解析法の方が優れる。ただし、本測定後に $C-V$ 測定を行えば光支援 $C-V$ 解析を行うことができるので、両者を併用するのが望ましい。
- 4. 結言** 光照射下における容量の過渡変化を解析することにより、先報の光支援 $C-V$ 法以上の精度でゲート絶縁膜/ワイドバンドギャップ半導体界面の深い準位を正確に検出することを可能にした。

【参考文献】 [1] J. Tan, et al., *Appl. Phys. Lett.* 70 (1997) 2280. [2] 平岩 篤, 他, 第79回秋季応用物理学会, 18p-C302-1 (2018). [3] A. Hiraiwa, et al., *J. Appl. Phys.* 123 (2018) 155303. 【謝辞】 本研究は文部科学省「省エネルギー社会の実現に資する次世代半導体研究開発」の委託を受けたものである。

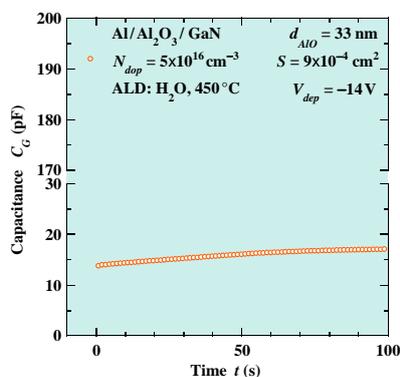


Fig. 1 Transient capacitance under UV light.

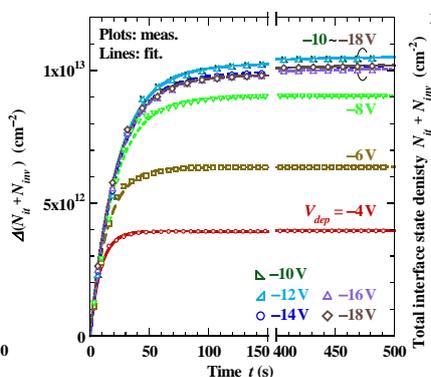


Fig. 2 Transient interface-charge number density.

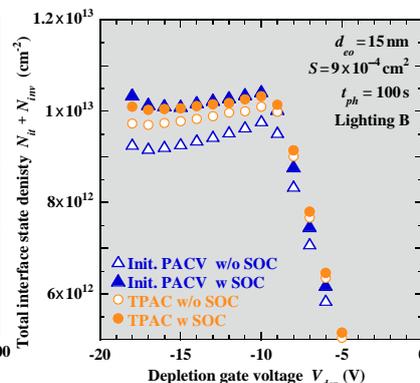


Fig. 3 Total interface state density vs. depletion gate voltage.