

直接貼付 InP/Si 基板における発振特性のアニール時間依存性

Annealing time dependence on lasing characteristics of directly bonded InP/Si substrate

上智大学 理工学部, 松浦正樹, 早坂夏樹, 韓旭, 相川政輝, 内田和希, 杉山滉一, 石崎隆浩, 対馬幸樹, 白井琢人, 下村和彦

Sophia University, Masaki Matsuura, Natsuki Hayasaka, Xu Han, Masaki Aikawa, Kazuki Uchida, Hirokazu Sugiyama, Takahiro Ishizaki, Kouki Tsushima, Takuto Shirai, Kazuhiko Shimomura

E-mail: kshimom@sophia.ac.jp

はじめに

近年シリコンフォトニクスに関する研究が盛んにおこなわれている。その背景には従来のデータセンタなどの大規模な集積回路における通信容量の増加に伴い、電気配線における発熱、消費電力の増大が問題としてある。シリコン基板上にIII-V族半導体レーザを集積する手段として、我々は直接貼り付け法によって貼り合わせた InP/Si 基板上に InP 系結晶の成長を行うことで光デバイスの集積および作製を行うことを提案してきた[1]。現在室温パルス発振まで成果を得られており、更なるレーザの特性向上には基板の平坦性が求められる。今回、InP/Si 基板における I-V, I-L 特性のアニール時間依存性に関する実験を行った。

実験方法

はじめにウエットエッチングを用いて InP 基板から層厚 1.0 μm の InP 薄膜を取り出した。そして、この薄膜層と Si 基板に $\text{H}_2\text{SO}_4\text{:H}_2\text{O}_2\text{:H}_2\text{O}$ 溶液で洗浄を施すことで表面を親水化させ、両基板を貼り合わせ、アニール処理を行い InP/Si 基板を作製した。400 $^{\circ}\text{C}$ におけるアニール時間はすべて 1 時間である。アニール処理における昇温時間を 8 時間と 16 時間とし、I-V, I-L 特性やボイド占有率の比較を行った。その後 MOVPE 法により図 1 に示す MQW 構造レーザを作製した。

実験結果

表 2 に昇温時間によるボイド占有率の比較した結果を示す。昇温時間が 16 時間の基板では平均で 0.854% となり 8 時間の基板よりも低い値が得られた。図 3 はアニール処理時間 8 時間と 16 時間での室温 15 $^{\circ}\text{C}$ における I-L 特性、I-V 特性である。それぞれの閾値電流密度は 3.03 kA/cm^2 、2.26 kA/cm^2 となった。また立ち上がり電圧を含めた I-V 特性を比較すると 16 時間の電圧値が低い値を得た。これは長時間加熱により基板の平坦性が向上し、ボイドによる影響が少なくなったためだと考えられる。

謝辞

本研究は、JSPS 科研費 JP18H01503、カシオ学振興財団、ツルギフォトニクス財団の援助を受けて行われた。

参考文献

[1] K. Matsumoto, J. Kishikawa, T. Nishiyama,

Y. Onuki, and K. Shimomura, Jpn. J. Appl. Phys., vol.55, no.11, p.112201, 2016.

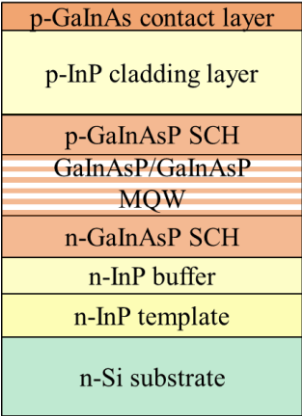


図 1 InP/Si 基板に成長した層構造

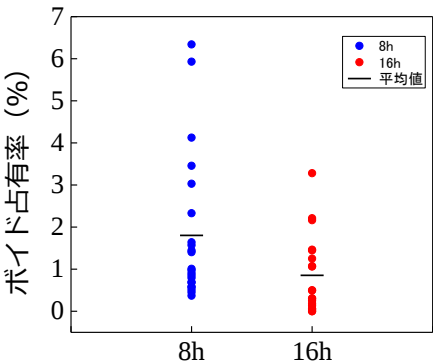


図 2 昇温時間 8h と 16h でのボイド占有率の分布

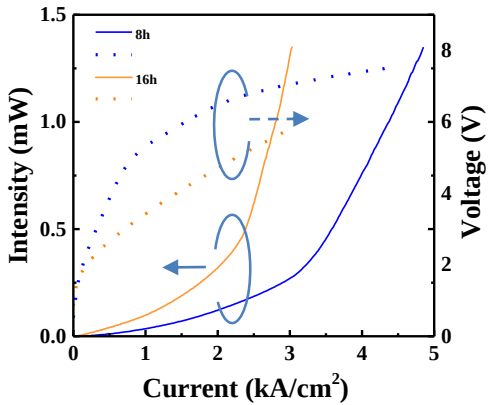


図 3 昇温時間 8h と 16h の発振特性のグラフ