4H-SiC CMOS 論理回路作製に向けた BOSCH プロセスによる SiC ディープエッチング

SiC Deep Etching by the BOSCH Process for Making 4H-SiC CMOS Logic Circuits

○(B)森本 剣偲郎 [1], (D)村岡 幸輔 [1], 児島 一聡 [2], 黒木伸一郎 [1]
広島大学ナノデバイス・バイオ融合科学研究所 [1], 産業技術総合研究所 [2]
°Kenshiro Morimoto[1], Kosuke Muraoka[1], Kazutoshi Kojima[2], and Shin-Ichiro Kuroki[1]
[1]Research Inst. of Nanodevice and Bio Systems, Hiroshima Univ.
[2]National Institute of Advance Industrial Science and Technology (AIST)
E-mail: {b151324, skuroki}@hiroshima-u.ac.jp

【はじめに】 近年半導体デバイスの利用範囲は拡大しており、高温・高放射線下の環境においては耐性の高いワイドギャップ半導体である SiC を用いた素子の開発が求められている。本研究グループでは 4H-SiC を材料に用いた論理回路の作製を行っており、先行研究として 4H-SiC による nMOSFET を作製し、高温・高放射線下での駆動を確認している[1]。本研究では CMOS 論理回路に必要な Well 構造形成のための SiC ディープエッチングを、BOSCH プロセスで行ったので報告する。

【実験方法】 4H-SiC (0001) 4° n-type 基板にネガ型厚膜フォトレジスト（SU-8 3005）を用いてパターンを形成した。パターンはトレンチ幅を 10, 50, 100, 200, 300, 500 μm でトレンチ間を 57 μm とし、基板方向の依存性を考慮して第 1 オリフラに平行なトレンチと垂直なトレンチの計 12 種類を形成した。その後 ICP-RIE を用いてドライエッチングを行い、深さ約 1 μm のトレンチを作製した。この時、Fig. 1 に示す BOSCH プロセスを採用し、Bias Power を 100 W, ICP Power を 400 W, 圧力を 4 Pa とし、エッチングガスに SF_6 を採用し 15 秒間エッチング, パッシベーションガスに C_4F_8 を採用し 9 秒間パッシベーションを行い、これを 100 サイクル行った。エッチング後は SEM 観察を行い、トレンチ形状の評価を行った。

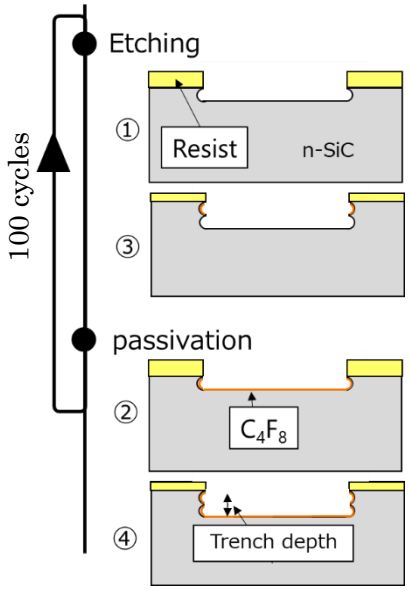

Fig. 1. Flow of the BOSCH process.

【結果と考察】 Fig. 2 に第 1 オリフラに垂直なトレンチ幅 50 μm のところのトレンチ断面の SEM 画像を示す。トレンチの平均深さは 0.98 μm であり、テーパー平均角度は 85.3° となった。またこの時の選択比は 0.37 であった。SiC エッチングに関する先行研究で、SiO_2 マスクによる ICP-RIE で形成したトレンチのテーパー角度が約 85° であることが報告されている[2]。従って厚膜レジストと BOSCH プロセスを併用することにより、SiO_2 マスクを用いた時と同等レベルのテーパー角度を保ちながら深いトレンチを形成可能であることを示した。

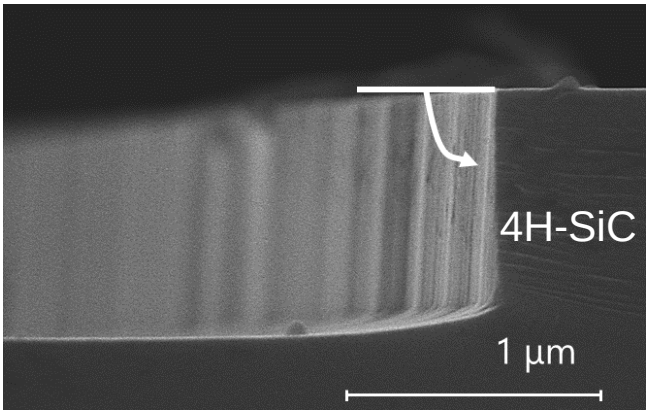

Fig.2. SEM microphotograph of Trench Structure formed by the BOSCH process.

【謝辞】本研究の一部は、JSPS KAKENHI (B), Grant Numbers JP17H03253 の成果である。

[1] H. Nagatsuma, S-I. Kuroki, M. De Silva, S. Ishikawa, T. Maeda, H. Sezaki, T. Kikkawa, M. Ostling, and C.-M. Zetterling, Mat. Sci. Forum, 858, pp573-576(2016).
[2] Y. Kawada, T. Tawara, S. Nakamura, T.Tamori, and N. Iwamuro, Jpn. J. Appl. Phys., 48, 116508(2009).

© 2019年 応用物理学会