

ストライプ ELO 自立 GaN 基板上 p-n 接合ダイオード

Vertical GaN p-n Diodes Fabricated on Stripe ELO GaN Substrates

法政大¹, サイオクス²

○太田 博¹, 浅井 直美¹, 堀切 文正², 成田 好伸², 吉田 文洋², 三島 友義¹

Hosei Univ.¹, SCIOCS²

○H. Ohta¹, N. Asai¹, F. Horikiri², Y. Narita², T. Yoshida², T. Mishima¹

E-mail: hiroshi.ohta.43@hosei.ac.jp

はじめに 自立 GaN 基板の量産化により縦型 GaN パワーデバイスの研究が加速している。市販の GaN 基板（貫通転位密度(TDD) : $1\text{--}3 \times 10^6 \text{ cm}^{-2}$ ）を用いても 5 kV の高耐圧ダイオードの作製が可能であるが¹、さらに低転位密度の基板を用いた場合にデバイス特性に与える効果は十分に検討されていない。今回、TDD に面内分布を有するストライプ ELO 基板を用いて TDD の高い領域と低い領域上に p-n 接合ダイオードを試作し素子特性を評価したので報告する。

実験 ストライプ ELO 基板は、通常の VAS 法による基板上に 200 μm 周期でマスクを形成し、再度 HVPE 法で ELO を実施し全面 c 面成長モードに移った厚膜を切り出して作製した。図 1 にこの基板の CL 像を示す。マスクの周期に対応した低 TDD 領域($2\text{--}4 \times 10^5 \text{ cm}^{-2}$)と高 TDD 領域($>4 \times 10^6 \text{ cm}^{-2}$)が存在する。直径 60 μm のメサ型 FP 電極付きダイオードをこの周期とずらして配置し高 TDD 領域にかかる割合の異なるものを多数評価した。p-n 接合エピ層は MOVPE 法により成長し、設計耐圧を約 2 kV とした。

結果 図 2 はダイオードのアノード電極が高 TDD 領域に入っている割合を横軸として各ダイオードの耐圧をプロットしたものである。各ダイオードに高 TDD 領域が占める割合は CL 像で見定めたものであり誤差を伴うが、傾向としてグラフの左側に位置する低 TDD 領域に作られたダイオードはバラつきが少なく設計耐圧に近いものが得られた。一方、高 TDD 領域のものはバラつきが拡大した。ただし、高耐圧を示すものもあった。オン抵抗は低 TDD 領域のものは低い値を示しバラつきも小さかった。

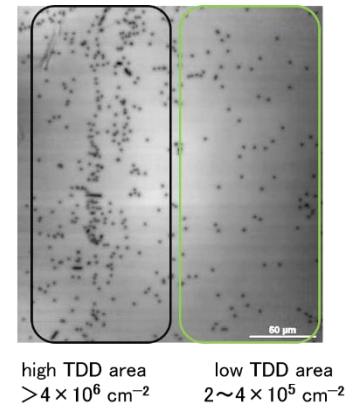


Fig.1. Cathode luminescence image of stripe ELO GaN substrate.

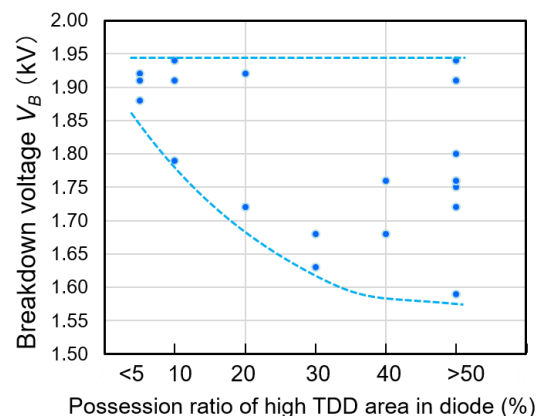


Fig.2. Breakdown voltage dependence on possession ratio of high TDD area.

【謝辞】本研究は環境省「未来のあるべき社会・ライフスタイルを創造する技術イノベーション事業」の委託を受けて行われた。

- 1) H. Ohta, et al., “5.0 kV Breakdown-Voltage Vertical GaN p-n Junction Diodes”, Jpn. J. Appl. Phys., **57**, 04FG09 (2018).