

SiN_x/Si 構造の電気特性におけるファイヤースルー処理の影響 (III)

The effects of firing process on electrical properties of SiN_x/Si structure (III)

兵庫県立大 ○(M1)高見 建也、(M2)堀川 裕貴、森 英喜、吉田 晴彦

Univ. of Hyogo ○K. Takami, Y. Horikawa, H. Mori, H. Yoshida

E-mail: er18l014@steng.u-hyogo.ac.jp, yoshida@eng.u-hyogo.ac.jp

【はじめに】太陽電池製造工程におけるファイヤースルー処理の高温プロセスにより、パッシベーション膜の電気特性が劣化する可能性が懸念されている。これまでに我々は、プラズマ CVD 法により成膜した SiN_x/Si 構造の電気特性におけるファイヤースルー処理の影響を調べ、焼成最高温度 800°Cでのファイヤースルー処理によって、界面トラップ密度が増大することを報告した^{1,2)}。

本研究では、パッシベーション膜の特性改善を図るため、新たな焼成パターンとして、ファイヤースルー処理後の冷却過程に、一定温度の低温アニール処理を施す方法について検討した。

【実験方法】プラズマ CVD 法により屈折率 2.2 の SiN_x 膜を n 型 Si 基板上に成膜した試料に対して、窒素と酸素の比が 4:1 の雰囲気中で焼成最高温度 800°C、保持時間 5 秒の擬似ファイヤースルー処理を行い、冷却過程に 300~600°Cの一定温度で、保持時間 5 分の低温アニール処理を施した。これらの試料の SiN_x 膜中の実効固定電荷密度 Q_{eff}/q 及び SiN_x/Si 界面の界面トラップ密度 D_{it} は C-V 法により評価した。

【実験結果】Fig.1 に実効固定電荷密度、Fig.2 に界面トラップ密度の低温アニール温度依存性をそれぞれ示す。図中の Ref.はファイヤースルー処理後低温アニールを施していない試料の結果である。

Fig.1 に示すように、実効固定電荷密度は 300°Cの低温アニールで増加したが、アニール温度の上昇に伴い減少した。また、Fig.2 に示す界面トラップ密度については 300°Cの低温アニールで減少したが、それ以上のアニール温度では増加した。

これらの要因については、固定電荷の起源として考えられている SiN_x 膜中の K⁺欠陥³⁾や SiN_x/Si 界面のダングリングボンドの水素終端効果が低温アニールの温度によって変化していることが考えられる。これらの検討の詳細については当日報告する。

【謝辞】本研究は、(株)SCREEN ファインテックソリューションズより試料をご提供頂いた。また、本研究の一部は JSPS 科研費 JP18K03498 の助成を受けて実施したものであり、関係者各位に深く感謝する。

【参考文献】

- 1) 榎本 裕也他, 第 75 回応用物理学会秋季学術講演会 17a-PB4-4, (2014)
- 2) 堀川 裕貴他, 第 64 回応用物理学会春季学術講演会 15a-P11-14,(2017)
- 3) H. Mackel et al., J. Appl. Phys., 92, 2602 (2002).

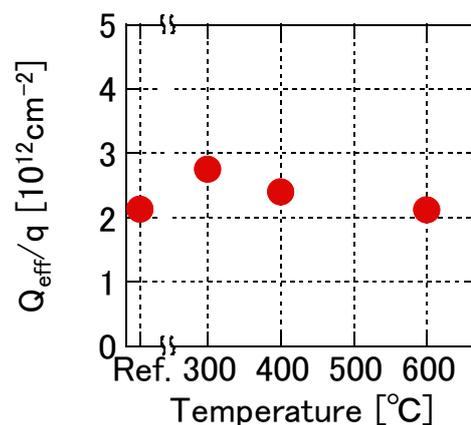


Fig.1 Low annealing temperature dependence of fixed charge density.

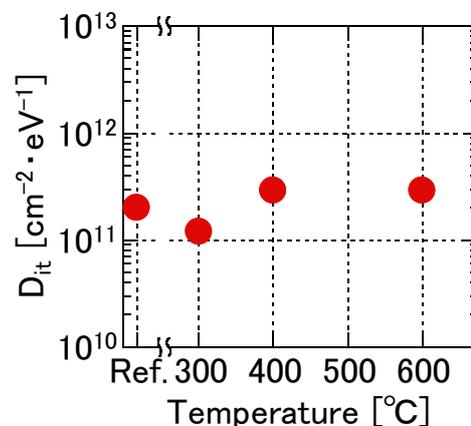


Fig.2 Low annealing temperature dependence of interface trap density.