

ミスト CVD 法により成膜した GaO_x 膜のアニール効果

Effect of post deposition annealing on GaO_x film deposited by mist CVD Method

兵庫県立大 [○](M1)松田 紘明、森 英喜、新船 幸二、佐藤 真一、吉田 晴彦

Univ. of Hyogo [○]H. Matsuda, H. Mori, K. Arafune, S. Satoh, H. Yoshida

E-mail: er18q022@steng.u-hyogo.ac.jp, yoshida@eng.u-hyogo.ac.jp

【はじめに】前回、我々は大気圧下での成膜が可能で成膜コストの安価なミスト CVD 法による GaO_x 膜の作製について検討し、製膜レート及び屈折率の製膜温度依存性や FT-IR による検討結果について報告した。¹⁾

本研究では、 GaO_x/Si 構造の電気特性向上を図るために GaO_x 膜成膜後低温アニールを施し、界面トラップ密度及び実効固定電荷密度に対するアニール効果について検討したので、その結果について報告する。

【実験方法】ミスト CVD 法により 30~40nm の GaO_x 膜を p 型 Si 基板上に 200~500°C で成膜した試料に対して、350°C ~425°C の温度範囲で 10 分間の水素アニール処理を行った。これらの試料の実効固定電荷密度 Q_{eff}/q 及び界面トラップ密度 D_{it} を C-V 法により評価した。

【実験結果】Fig.1 に実効固定電荷密度、Fig.2 に界面トラップ密度の成膜温度依存性をそれぞれ示す。Fig.1 に示すように、成膜温度の上昇に伴い、負の固定電荷密度が増加し、400°C 以上の成膜温度では一定の値となった。また、Fig.2 に示すように、界面トラップ密度は成膜温度 300°C で最小の値となった。

これらの結果を踏まえて、300°C で成膜した試料について水素アニール効果について検討した。Fig.3 に界面トラップ密度のアニール温度依存性を示す。図中の before は水素アニール処理前の試料の結果である。Fig.3 に示すように水素アニール処理後、界面トラップ密度が減少することがわかった。これは、水素アニール処理により GaO_x/Si 界面のダングリングボンドが終端され界面トラップ密度が減少したと考えられる。また、図には示していないが水素アニール処理後の実効固定電荷密度は、処理前と比べてほとんど変化がなかった。アニール処理条件の検討結果の詳細については当日報告する。

【謝辞】本研究の一部は NEDO 及び JSPS 科研費 JP18K03498 の助成を受けて実施したものであり、関係者各位に深く感謝する。

【参考文献】

1) 新船 幸二他, 第 79 回応用物理学会秋季学術講演会 19p-PA5-11, (2018)

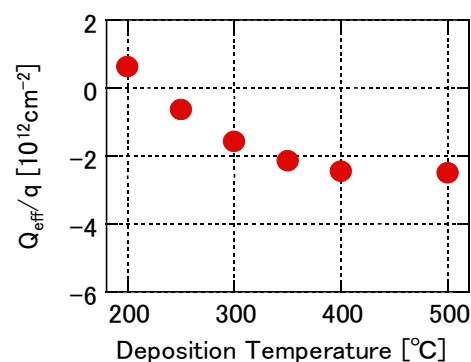


Fig.1 Deposition temperature dependence of fixed charge density.

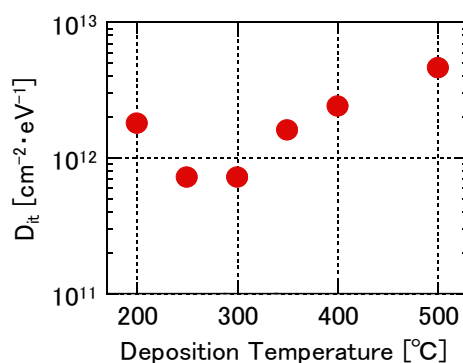


Fig.2 Deposition temperature dependence of interface trap density.

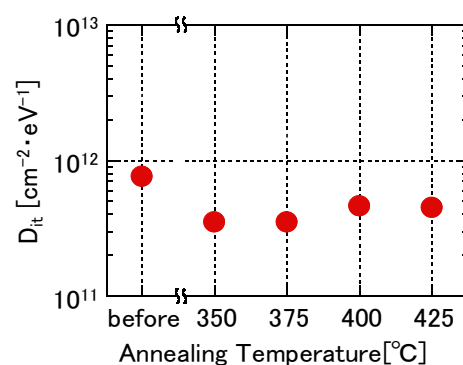


Fig.3 Annealing temperature dependence of interface trap density.