Zn(Sn)O/Si 積層型 TFET 特性の温度依存性と動作機構の理解

Understanding of operating mechanisms of Zn(Sn)O/Si bilayer TFET based on measurement temperature dependence

東大院工 °加藤 公彦, 松井 裕章, 田畑 仁, 竹中 充, 高木 信一
°Kimihiko Kato, Hiroaki Matsui, Hitoshi Tabata, Mitsuru Takenaka, Shinichi Takagi
The University of Tokyo E-mail: kkato@mosfet.t.u-tokyo.ac.jp

省電力なスイッチング素子として、我々は、n 型酸化物半導体と p 型 IV 族半導体とを組み合わせた Type-II エネルギーバンド構造を有する積層型 TFET を提案し、ZnO/Si や ZnO/Ge TFET の動作実証に成功している[1]。また、トンネル接合面内での閾値ばらつき抑制を目的として、平坦なアモルファス ZnSnO 層をチャネルに用いた ZnSnO/Si TFET を検討し、平均 *S.S.*の改善に成功した[2,3]。種々の酸化物半導体チャネル層の特徴を活かし、TFET をさらに高性能化していくためには、ヘテロトンネル接合におけるトンネル現象を正確に理解することが重要である。そこで本研究では、多結晶 ZnO/Si およびアモルファス ZnSnO/Si TFET の電気特性の温度依存性を評価し、動作物理の理解とそれに基づいた材料設計指針を示すことを目的とした。

ヘテロトンネル接合は、ZnO もしくは ZnSnO チャネル層を PLD 法により p-Si 基板上に堆積することにより形成した。トンネル接合上には Al_2O_3 ゲート絶縁膜および TiN ゲート電極が形成される。また、p-Si および Zn(Sn)O チャネルにそれぞれソースおよびドレイン電極を形成し、積層型 TFET を作製した（Fig. 1）。ZnO 層は柱状の多結晶構造を有し、AFM より求めた RMS 粗さは 0.74 nm であり、これまでの最小 *S.S.*値は 71 mV/dec.である。一方、ZnSnO はアモルファス構造を有し、RMS 粗さは 0.08 nm まで低減されている。これまでの最小 S.S.値は 78 mV/dec.とやや大きいが、幅広い I_d 範囲で低い *S.S.*値が得られるのが特徴である。本研究では、素子の I_d-V_g 特性を室温（25°C）から 100°C の温度範囲（$T_{meas.}$）で測定した。

Fig. 2 に、様々な温度で測定した Zn(Sn)O/Si TFET の I_d-V_g 特性を示す。ZnO/Si の I_d-V_g 特性は、$T_{meas.}$上昇に伴い負の V_g 方向にシフトしているが、$V_g = -2.5$ V 付近のサブスレショルド特性の変化は非常に小さい。これは TFET の理想的な特性である。それに対し、ZnSnO/Si においては、$T_{meas.}$上昇に伴う閾値シフトに加え、サブスレショルド特性の劣化が確認できる。$I_d = 10^{-7}$ μA/μm 付近の *S.S.*値は、$T_{meas.}$対しておおよそ線形に増加した（Fig. 3(a)）。また ZnSnO/Si の on 電流（$V_d = 1$ V）の温度依存性は、ZnO/Si に比べて大きいことも明らかとなり（Fig. 3(b)）、トンネル現象に加えて熱励起過程も含まれていることが分かる。

これらの結果を元に、それぞれの膜の特徴と動作特性について考察する。結晶化したチャネル層では、伝導帯端近傍での点欠陥や裾準位の密度が小さいため局所的に小さな *S.S.*値を達成可能である。しかしながら、膜厚の不均一性に起因して、平均 *S.S.*値は大きい。それに対してアモルファスチャネルでは、膜厚均一性が高いために平均 *S.S.*値の低減が達成される。しかし、アモルファス構造由来の点欠陥や裾準位により *S.S.*値低減が阻害される可能性が示唆される。したがって、これらのトレードオフ関係を正確に理解し、適切な酸化物半導体チャネル材料の選択やプロセス開発が求められる。

謝辞：本研究は、JST CREST の支援（課題番号：JPMJCR1332）を受けて行われた。
参考文献：[1] K. Kato *et al.*, IEDM 2017, p. 377. [2] K. Kato *et al.*, SSDM 2018, p.187. [3] 加藤他, 2019 春応物（発表予定）.

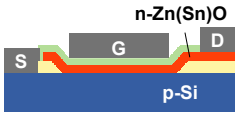

Fig. 1 Bilayer TFET structure with n-type Zn(Sn)O channel and p-type Si source.

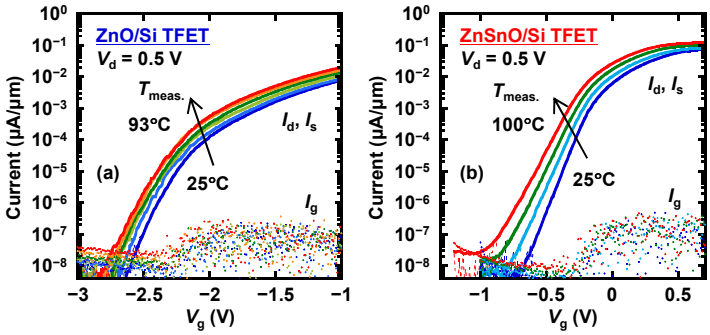

Fig. 2 I_d-V_g characteristics of (a) poly-crystalline-ZnO/Si and (b) amorphous-ZnSnO/Si TFETs measure in wide temperature range.

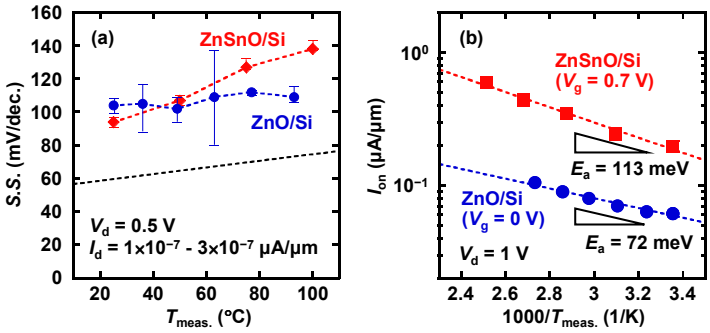

Fig. 3 Measurement temperature dependence of (a) *S.S.* and (b) I_{on} of poly-crystalline-ZnO/Si and amorphous-ZnSnO/Si TFETs.

© 2019年 応用物理学会