

成膜プロセスにおける成膜前駆体由来の不純物による Si/SiO₂ 界面伝導性の予測

Prediction of conductivity at Si/SiO₂ interface
due to impurities originating from deposition precursors
東京エレクトロン テクノロジーソリューションズ, 阪大院工²

○李 虎¹, 稲垣耕司², 森川良忠²

Tokyo Electron Technology Solutions Ltd.¹, Osaka Univ.²

°Hu Li¹, Kouji Inagaki², Yoshitada Morikawa²

E-mail: hu.li@tel.com

【背景】半導体微細加工の発展とともに、積層構造における MOS(Metal Oxide Semiconductor)の更なる高集積化と高性能化が求められ、それらを実現するためには、微細加工プロセスにおいて原子レベルの制御が必要となる。Si/SiO₂ 界面制御は、リーク電流を低減させる等膜の電気特性の向上につながると考えられる[1]。しかしながら、成膜プロセス中、界面に残留させた成膜前駆体由来の不純物が膜の電気特性に与える影響については、まだ明確ではない。したがって、その影響を明らかにすることにより、プロセスにおける精密な界面制御を目的とする。本報では、第一原理計算を行い、炭素(C)等の成膜前駆体由来の不純物の影響を理論的に予測および考察する。

【解析手法および結果】数値シミュレーションは平面波基底を用いた第一原理計算プログラム STATE-Senri[2]を用いた。図 1 は計算に用いた Si/SiO₂ 界面モデルであり、構造最適化された欠陥のない界面構造と炭素原子による欠陥の界面構造を示す。図 2 は、界面に平行な領域内の電子状態密度を示し、それぞれ、図 1(a)と(b)の構造に対応するものとなる。シミュレーション結果から、炭素の欠陥により、界面近傍に伝導帯が形成されることが予測され、リーク電流が生じる一つの原因であることが明らかになった。また、水素原子により、炭素欠陥を終端化させることにより、伝導帯の形成が抑制された。これらの結果から、成膜プロセス中の水素処理は、界面制御および膜の特性に重要であることが分かった。本報では、それらの結果について詳しく報告する。

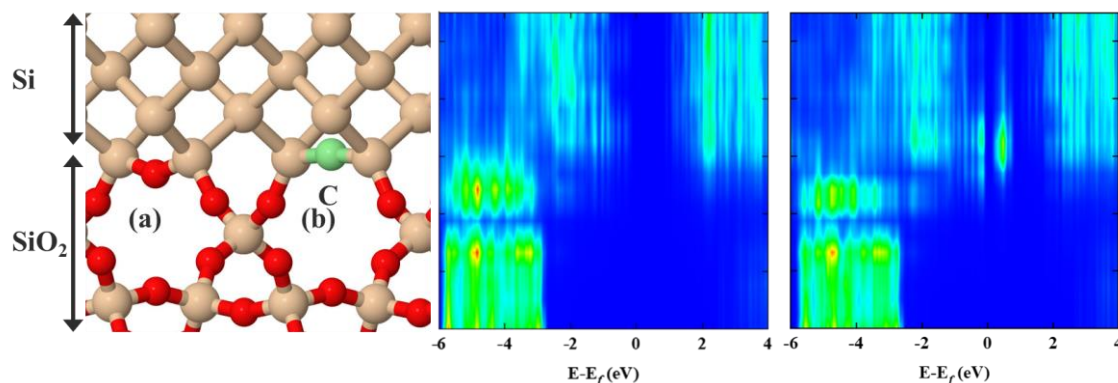


図 1. Si/SiO₂ 界面モデル

図 2. 炭素不純物含有の欠陥による界面 DOS (状態密度) 変

[1]. T. Ono *et al.*, J. Phys.: Condens. Matter **19** 365202 (2007).

[2]. Y. Morikawa, Phys. Rev. B **63**, 033405 (2001).