ハーフインチサイズのマルチチップパッケージにおけるチップ間レーザビア接続

Laser-Via Interconnection for Half-Inch Sized Multi-Chip Packaging

[1]産総研，[2]ミニマルファブ推進機構
[1]AIST, [2]Minimal Fab Promoting Organization
○居村 史人[1]，井上 道弘[1]，クンプアン ソマワン[1, 2]，原 史朗[1, 2]
°Fumito Imura[1], Michihiro Inoue[1], Sommawan Khumpuang[1, 2] and Shiro Hara[1, 2]
E-mail: fumito.imura@aist.go.jp

【はじめに】今後重要になってくると考えられる IoT デバイスは、本質的に多目的で多品種であるため、少量多品種生産が必要であって、超小型半導体生産システムであるミニマルファブでの開発と生産が適していると考えられる。これらは、センサーだけでなく、アンプや演算回路などを含んだ複合デバイスユニットであるから、ミニマルファブにおいても、そのような複合デバイスを開発製造できる仕組みを作ることが求められる。実際、前工程から後工程・パッケージング工程の半導体生産システムであるミニマルファブ IoT 製造プラットフォームの開発が進められている[1]。これまで、ハーフインチウェハ上に形成した電極パッド(Cu/Ti)とモールド樹脂上の Cu 再配線(Redistribution Layer: RDL)をレーザビアで接続し、低抵抗かつ高歩留りのビア接続が達成されている[2]。これによって、チップ間を再配線し、一つのパッケージにする技術は開発されたと言える。実際に、複合デバイスを構築するには、これらに加えて、複数チップを一つの基板に精度良く配置して固定する、マルチチップダイボンディング技術(MCB)が必要となる。我々は、MCB を実際に開発し[2]、そのプロトタイプの動作に成功した。今回は、実際にパーニングされたいくつかのシリコンウェハを、MCB を使って基板にボンディングし 、その上で、上記 RDL を作成して、これらをモールディングして BGA パッケージとした。このパッケージについて、電気的導通試験を行った。本報告では、MCB 装置概要、RDL とパッケージング工程、そして電気的特性について報告する。

【実験】まず Si ハーフインチウェハを SPM・DHF 洗浄を行った後、TEOS 膜(100nm 厚)を成膜した。Al スパッタ膜成膜(膜厚 300nm 厚)後、フォトリソ、ウェットエッチングで Al 配線と電極パッドを形成した。レジスト剥離後、Al 配線を保護するために TEOS 膜(100nm)を成膜し、フォトリソ、ドライエッチングで Al パッド上の TEOS 膜を除去し、開口した。レジスト剥離、Ar プラズマクリーニングを行った後、Ti スパッタ膜(50nm 厚), Cu スパッタ膜(500nm 厚)を成膜した。フォトリソ、ウェットエッチングを行い、Cu/Ti パッドを形成した。Cu ウェットエッチングには塩化第二鉄溶液、Ti ウェットエッチングにはアンモニア過水を用いた。レジスト剥離後、ウェハ表面を保護するための感光性樹脂を塗布(2μm 厚)し、フォトリソによって Cu/Ti パッド上の保護樹脂膜を除去し、開口した。この作製したウェハをダイシングして、3.0x2.1mm^2 サイズにチップ化した。MCB 装置を用いて、42 アロイ基板（ミニマルファブ規格に適合した φ13.5mm 基板）上に Ag ペーストを打点塗布し、この作製したチップを *x* 方向 4mm ピッチ、*y* 方向 3mm ピッチで面内 6 チップを配置し、ダイボンディングを行った。この後、これまで開発してきた BGA パッケージングプロセスと同様のプロセスで、圧縮モールド成形、レーザビア、Cu-RDL 形成を行った。図 1 に示すように、チップ上の Al 配線、Cu/Ti パッド、レーザビア、モールド樹脂上 Cu-RDL は、直列接続されたディジーチェーン構造になっており、チップ内、チップ間のビア接続を 2 端子 *IV* 測定により電気的導通を評価した。

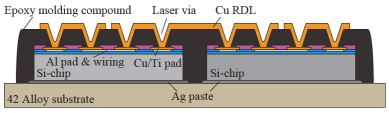

図 1. チップ間ビア接続の断面図

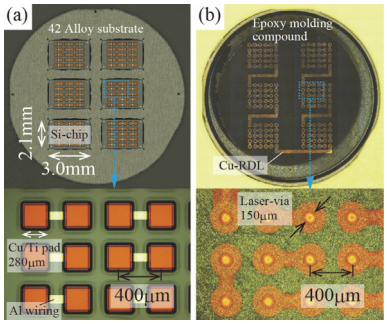

図 2. (a)チップ搭載後, (b)RDL 形成後の光学顕微鏡写真

【結果】図 2 にチップ搭載後と RDL 形成後の光学顕微鏡写真を示す。Al パッド上の Cu/Ti パッド、レーザビアが良好に形成されていることがわかる。全 180 ビア中 178 ビアの導通を確認した。導通が得られなかったビアの 2 つのビアの内の 1 つは、ビア上部の RDL との接続端で断線が確認できた。レジスト塗布不良による Cu エッチングが考えられる。図 3 に、ビア接続数に対する累積抵抗値の変化を示す。このグラフでは、抵抗値の低いビアから順番に累積抵抗値を加算しているので、抵抗値に増加がなければ直線となる。このグラフの直線領域からおおよそ 7 割のビアが低抵抗で良好なビアコンタクトが形成されていると考えられる。

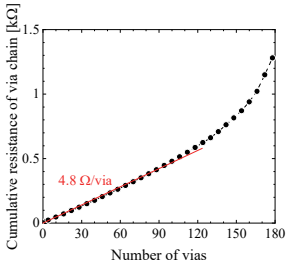

図 3. ビアチェーンの電気的接続結果

参考文献

[1] 居村他, エレクトロニクス実装学会誌, 22(6), 507-513, 2019.
[2] 居村他, 第 66 回応用物理学会春季学術講演会, 9a-M114-6, 2019.
[3] 居村他, 第 81 回応用物理学会秋季学術講演会, 2020.