高速 ICP エッチングによる GaN-on-GaN HEMT 基板貫通ビアプロセス

GaN Through-substrate Via Process for GaN-on-GaN HEMTs using High-rate ICP Etching 富士通株式会社¹,株式会社富士通研究所²

⁰岡本 直哉^{1,2}, 高橋 厚^{1,2}, 美濃浦 優一^{1,2}, 熊崎 祐介^{1,2}, 尾崎 史朗^{1,2}, 多木 俊裕^{1,2} Fujitsu Limited¹, Fujitsu Laboratories Ltd.²

°N. Okamoto^{1,2}, A. Takahashi^{1,2}, Y. Minoura^{1,2}, Y. Kumazaki^{1,2}, S. Ozaki^{1,2}, T. Ohki^{1,2}

E-mail: naoya_okamoto@fujitsu.com

低転位(<5×10⁶ cm⁻²) GaN 自立基板上 GaN-HEMT (GaN-on-GaN HEMT) は、結晶欠陥に起因 したゲートリーク電流や電流コラプスの抑制によりデバイス性能の向上が期待されている。我々 は、これまでに GaN-on-GaN HEMT で著しく電流コラプスを抑制し、優れた高周波パワー特性が 得られることを報告した【1】。今後更なる高周波特性改善には、GaN-on-SiC HEMT と同様にソー スインダクタンスを低減する GaN 基板貫通ビア (GaN Through-substrate Via, TSV) が必須である。 今回、エッチングレート 1 μ m/min を超える誘導結合プラズマ (Inductively Coupled Plasma, ICP) エッチングを用いた GaN-on-GaN HEMT TSV プロセスを開発した【2】ので、報告する。

図1は、エッチングレート 1.1 µm/min で 81 分間エッチングした深さ 91 µm、直径 80 µm の GaN ビアホールの断面 SEM 画像を示している。エッチング条件は、コイル/プラテン電力 2/0.2 kW, Cl₂/BCl₃流量 180/20 sccm, 圧力 1 Pa とした。Ni メタルマスクに対してアンダーカットはなく、角 度 85 度の順テーパー側壁を持つ異方性エッチング形状であった。さらに Ni メタルマスクとのエッ チング選択比は 40 以上であった。また、ビアホール底部でイオン散乱によるマイクロトレンチは 観察されなかった。一方、図 2 に示すように、試料中のほぼ全てのビアホール内にエッチング残 渣 (Pillar) が存在することがわかった。

本研究の一部は、環境省「未来のあるべき社会・ライフスタイルを創造する技術イノベーショ ン事業」プロジェクトの支援を受けたものである。

[1] Y. Kumazaki et al., Digests of IEEE BCICTS 2019, 10b.2.

[2] N. Okamoto et al., Digests of CS MANTECH2020, p123 (online: https://csmantech.org/digests/)



Fig. 1 Cross-section SEM image of a 91 μmdeep GaN via-hole 80 μm in diameter.



Fig. 2 Bird-view SEM image of 80 μm-diameter GaN via-hole with pillars after etching for 60 min.

© 2020年 応用物理学会

12-158