

成膜後熱処理を施した原子層堆積 Al₂O₃/GaN キャパシタの電気伝導特性

Current conduction in ALD-Al₂O₃/GaN capacitors formed by post-deposition annealing

早大ナノライフ¹, 早大理工², 早大材研³, 名大未来研⁴

○平岩 篤^{1,4}, 堀川 清貴², 大久保 智², 川原田 洋¹⁻³

RONLI, Waseda Univ.¹, Fac. Sci. Eng., Waseda Univ.², KMLMST, Waseda Univ.³, IMaSS, Nagoya Univ.⁴

○A. Hiraiwa^{1,4}, K. Horikawa², S. Okubo², and H. Kawarada¹⁻³

1. 緒言 絶縁破壊耐圧が高く高温にてもリーク電流の少ないワイドバンドギャップ半導体は、高耐圧電力素子の半導体基板に適しているが、定評ある熱酸化 SiO₂ を形成することができないためゲート絶縁膜および表面保護膜の界面準位低減と信頼性確保が大きな課題である。前回、GaN 上に原子層堆積(ALD)法により形成した Al₂O₃ 膜のバイアス安定性が成膜後の熱処理(PDA)により向上することを報告した[1]。ここでは、他の信頼性項目であるリーク電流に関して PDA の効果を報告する。

2. 実験方法 (1)先報[2]同様、表面に *n* 型ホモエピタキシャル膜(Si 5×10¹⁶cm⁻³, 2μm)を有する低抵抗 *n* 型 *c* 面 GaN 基板に、トリメチルアルミニウムと H₂O を前駆体とした ALD により 450°C にて Al₂O₃ 膜(厚さ 32nm)を形成した後、600–900°C の 4%H₂/Ar 雰囲気中にて 30 分間熱処理を行った。ついで、抵抗加熱蒸着法により Al ゲート電極(面積 4×10⁻⁴cm²)を形成した。(2)測定した電流電圧(*I*-*V*)特性を空間電荷制限電界放出(SCC-FE)モデル[2]を用いて解析し Al₂O₃/GaN 界面のエネルギー障壁(Al₂O₃ 電子親和力)を求めた。

3. 結果とその検討 リーク電流は PDA 温度とともに徐々に減少し、800°C 以上において大きく減少する(図1の記号)。SCC-FE 解析(同曲線)によると、PDA 温度とともに Al₂O₃/GaN 界面のエネルギー障壁が増加し、その結果リーク電流が減少したことが分る(図2)。特に、電流と同期し 800°C 以上において変化が顕著である。先報[3]同様、同温度を境に Al₂O₃ が結晶化することを透過型電子顕微鏡を用いた断面観察により確認した。また、制限視野電子回折(SAED)解析によると、結晶化した Al₂O₃ は 111 優先配向した γ-Al₂O₃ であり GaN 基板に対し固相エピタキシャル成長していた(図3)。また、結晶化後においては六方最密構造の配置にある GaN の窒素原子と六方最密構造の Al₂O₃ 酸素原子は互いに GaN の *c* 軸周りに 30°回転した位置関係にあること及び格子不整合が比較的小さい(約 1.4%)ことも明らかにした。

4. 結言 PDA を施した Al₂O₃/GaN キャパシタのリーク電流は Al₂O₃ の結晶化により大きく減少する。これは Al₂O₃/GaN 界面エネルギー障壁の増加によるものであることを SCC-FE 解析により明らかにした。結晶化した Al₂O₃ は固相エピタキシャル成長し 111 優先配向した γ-Al₂O₃ であった。

【参考文献】 [1] 堀川、他、第 67 回春季応物学会、13a-B401-1 (2020)。[2] A.

Hiraiwa, et al., *J. Appl. Phys.* 127

(2020) 065307。[3] Y. Hori, C.

Mizue, and T. Hashizume, *Jpn. J.*

Appl. Phys. 49 (2010) 080201.

【謝辞】本研究は文部科学省「省エネルギー社会の実現に資する次世代半導体研究開発」事業 JPJ005357 の助成を受けたものである。

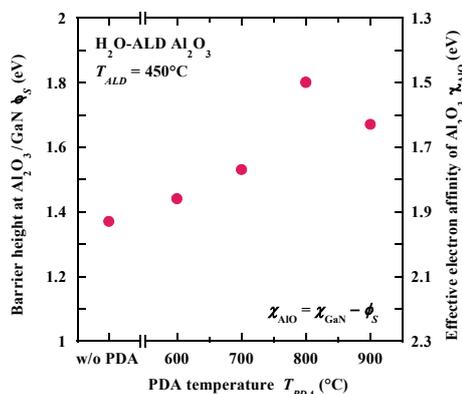


Fig. 2. Barrier height at Al₂O₃/GaN.

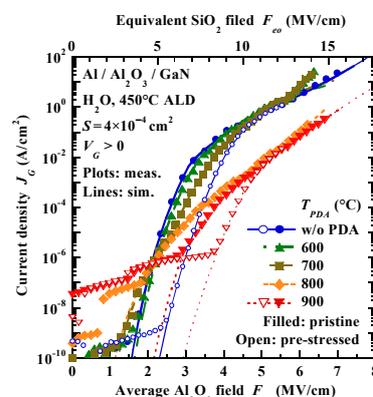


Fig. 1. *I*-*V* characteristics.

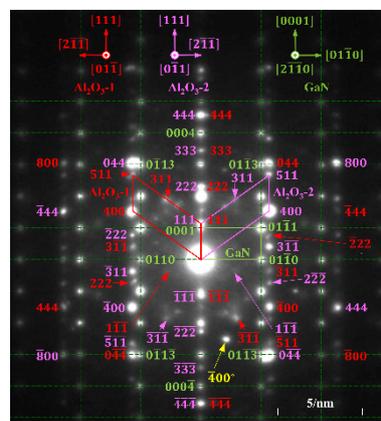


Fig. 3. SAED patterns.

*T*_{PDA} = 900°C, GaN [21̄10] zone axis.