

高温アニールおよび熱酸化処理による 高純度半絶縁性 4H-SiC 基板のフェルミ準位の変化

Effects of High-Temperature Annealing and Thermal Oxidation on Fermi level of High-Purity Semi-Insulating 4H-SiC Substrates

京大院工 ○具 燦淳, 金子 光顕, 木本 恒暢

Kyoto Univ. °Chansoon Koo, Mitsuaki Kaneko, and Tsunenobu Kimoto

E-mail: koo@semicon.kuee.kyoto-u.ac.jp

はじめに 高純度半絶縁性 (HPSI) SiC 基板は、真性点欠陥が形成する深いトラップ準位の働き (補償) によって非常に高い抵抗率を有し[1]、高温動作集積回路への応用が期待される[2]。半絶縁性基板のフェルミ準位はこのトラップ準位近傍に存在することが知られているが、HPSI SiC 基板のフェルミ準位を厳密に評価した報告は存在しない。そこで本研究では、Hall 効果測定により HPSI SiC 基板のキャリア密度を求め、フェルミ準位を見積もった。さらに、高温アニールや熱酸化処理によって補償欠陥密度が減少するという報告[1,3,4]があることから、これらの処理がフェルミ準位に及ぼす影響についても調べた。

実験手法 HPSI 4H-SiC (0001) 基板 (PVT 法または HTCVD 法により製造) を用い、Fig.1 に示す四端子試料を作製した。アニールと熱酸化の条件は、1500°C, 20 min の Ar アニールを基準とし、アニール温度を 1700, 1800°C に変更した試料、1400°C, 24 h の熱酸化を追加で行った試料の計 4 種類を用意した。また、Ni 電極と P イオン ($8 \times 10^{18} \text{ cm}^{-3}$) 注入層により、n 型のオーム性接触を形成した。710 - 910 K において Hall 効果測定を行い、各試料のキャリア密度を評価した。さらに以下の式(1)を用いて、キャリア密度 n から各温度 T におけるフェルミ準位 E_f を求めた。

$$n = N_C \exp\left(-\frac{E_C - E_f}{kT}\right) \quad (1)$$

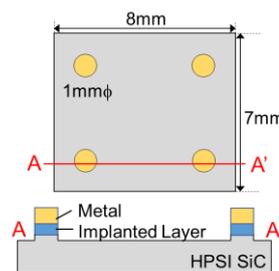


Fig.1: Schematic structure of a sample fabricated in this study.

結果 Fig. 2 と Fig.3 に、PVT 法および HTCVD 法で製造された HPSI SiC 基板のフェルミ準位 E_f の温度依存性をそれぞれ示す。バンドギャップの温度依存性を考慮した伝導帯下端 E_C と真性準位 E_i を併せて示している。 E_f は全温度範囲を通してほぼ一定であり、 E_C から 1.0 - 1.4 eV 下の値であることから、いずれの試料においてもミッドギャップ準位が半絶縁性を支配していることが示唆される。Fig.2 の PVT 法の基板では、アニール温度を高くした場合、熱酸化を行った場合ともに E_f が禁制帯中央に近づいた。アニール温度の上昇に対しては、より深いトラップ準位が半絶縁性を支配するようになった、または新たな補償欠陥の生成が考えられる。一方、熱酸化処理は、通常の SiC 基板において代表的なライフタイムキラーの起源である炭素空孔を消滅させることが知られている[4]。炭素空孔は禁制帯中央にトラップ準位を形成し、半絶縁性を支配する点欠陥として有力な候補である。そのため、熱酸化によって E_f が深くなったのは、酸化による炭素空孔の減少効果は顕著でなく、むしろ 1400°C の高温アニールとしての影響が現れていると考えられる。Fig.3 の HTCVD 法の基板では、アニール温度の上昇によって E_f が E_C に近づいており、先行研究[1,3]と同様に補償欠陥密度の減少が考えられる。

[1] N. T. Son *et al.*, *Phys. Rev. B*, **75**, 155204 (2007).

[3] N. Iwamoto *et al.*, *J. Appl. Phys.*, **118**, 045705 (2015).

[2] M. Kaneko and T. Kimoto, *IEEE Electron Device Lett.*, **39**, 723 (2018).

[4] K. Kawahara *et al.*, *J. Appl. Phys.*, **111**, 053710 (2012).

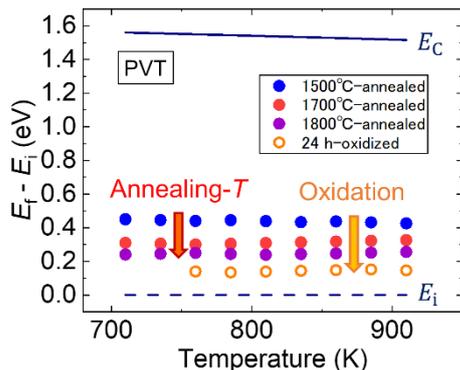


Fig. 2. Temperature dependence of Fermi level in HPSI SiC substrates grown by PVT, annealed at different temperature of 1500 - 1800°C or oxidized at 1400°C.

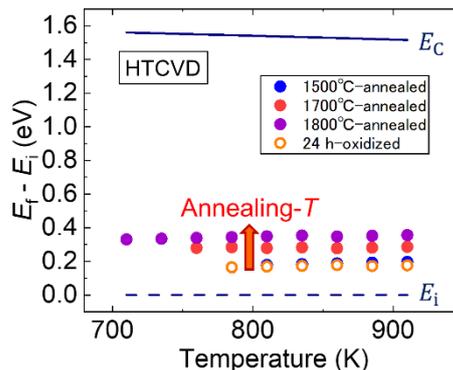


Fig. 3. Temperature dependence of Fermi level in HPSI SiC substrates grown by HTCVD, annealed at different temperature of 1500 - 1800°C or oxidized at 1400°C.