

p⁺-MoS₂/WSe₂ 接合を用いた WSe₂ への低温オーミック電極の実現

Low-temperature p-type ohmic contact to WSe₂ using p⁺-MoS₂/WSe₂ vdW interface

東大生研¹, 物材機構², CREST-JST³ ○竹山 慶¹, 守谷 頼¹, 増淵 覚¹,

渡邊 賢司², 谷口 尚^{2,1}, 町田 友樹^{1,3}

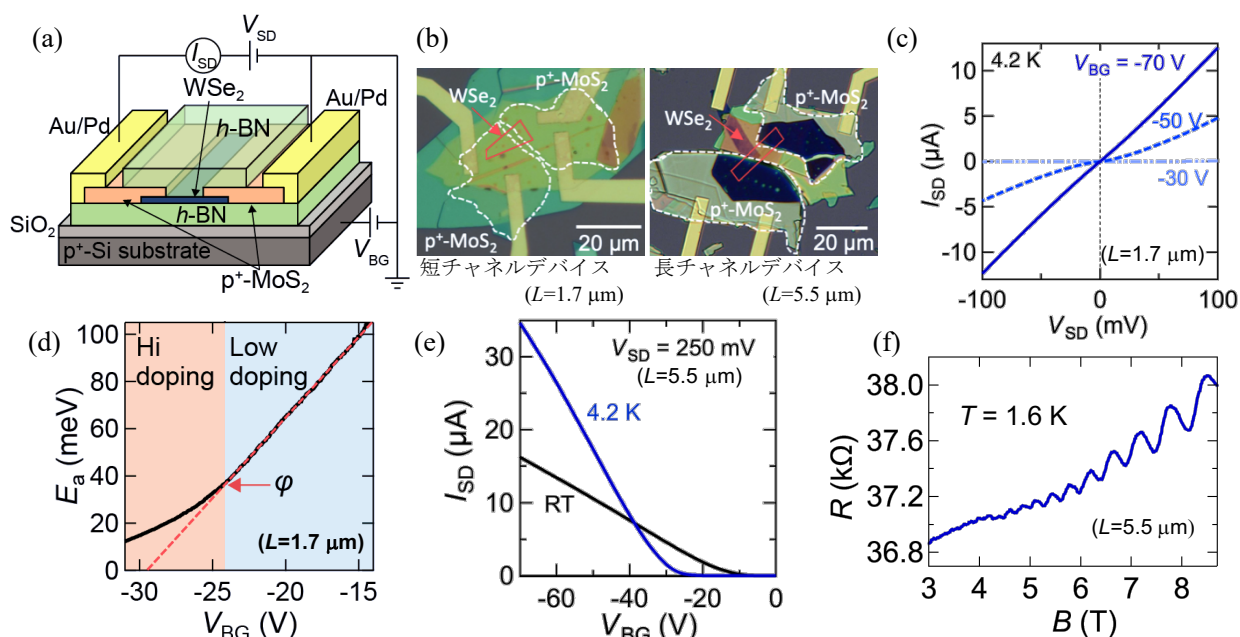
IIS Univ. Tokyo¹, NIMS², CREST-JST³ ○Kei Takeyama¹, Rai Moriya¹,

Satoru Masubuchi¹, Kenji Watanabe², Takashi Taniguchi^{2,1}, and Tomoki Machida^{1,3}

E-mail: takeyama@iis.u-tokyo.ac.jp

層状半導体 WSe₂ は面直方向の量子閉じ込めによるサブバンド準位が形成されるため、遠赤外光デバイスへの応用が期待されている。これまで、WSe₂ 表面に金属を蒸着した電極形成では金属/WSe₂ 界面でのピンング効果により、低温でのオーミック電極の実現が困難であった。この問題を解決するため、本研究では、p⁺-MoS₂/WSe₂ ファンデルワールス(vdW)接合を電極として用いた WSe₂ トランジスタを作製し、低温での伝導を評価した。劈開した h-BN, WSe₂ (数層), p⁺-MoS₂ (~30 nm), h-BN 結晶を繰り返し転写し、図(a)のような構造を作製した。デバイスの顕微鏡写真を図(b)に示す。低温 4.2 K、バックゲート電圧 V_{BG} = -70 V において

オーミック伝導を実現した[図(c)]。短チャネルデバイスのソースドレイン電流の温度依存性からアレニウスプロットにより p⁺-MoS₂/WSe₂ 界面でのポテンシャル障壁を算出した[図(d)]。得られた障壁の高さ φ ~ 40 meV は、過去に報告された WSe₂ への p 型電極の障壁よりも低い値である。この結果は、界面でのピンング効果とそれに由来するショットキー障壁を vdW 界面により回避できたことを示唆している。同様の手法で作製した長チャネルデバイスでは WSe₂ の金属-絶縁体転移[図(e)]や Shubnikov-de Haas(SdH)振動[図(f)]を観測した。これは p⁺-MoS₂/WSe₂ 接合が低温でも十分低抵抗なオーミック電極として動作することの証左である。



(a) デバイス構造 (b) デバイスの光学顕微鏡写真 (c) I_{SD}-V_{SD}特性 (d) 障壁φの見積もり (e) 金属-絶縁体転移 (f) SdH 振動