

TiO₂を用いた MOS ゲート構造の作製と評価

Manufacture and evaluation of MOS gate structure by using TiO₂

東京農工大学 ○豊田健一郎 岩崎好孝 上野智雄

Tokyo Univ. of agri. & Tech. Kenichirou Toyoda. Yoshitaka Iwazaki. Tomo Ueno.

E-mail: s199621u@st.go.tuat.ac.jp

1. 研究背景

近年、電気的なスイッチング素子である MOSFET の微細化に頼らない性能向上の手法として高移動度(High- μ)材料と高誘電率(High-k)絶縁膜の研究が注目されている。High- μ 材料として従来の Si と比べてキャリア移動度の高い Ge 基板を用いることで素子のスイッチング動作の高速化が期待できる。また絶縁膜厚を維持しつつ容量値を増大させるためには High-k 材料の導入が必須であり、これまで HfO₂ や Al₂O₃ 等が検討されてきた。本研究では比誘電率は約 60-80 と先述の High-k 材料と比較しても非常に大きい TiO₂ を用いた。しかし、この TiO₂ のバンドギャップは 3.2[eV] と先述の High-k 材料と比較すると非常に小さく、また Ec(伝導帯下端)が Si や Ge のそれとバンドオフセットが小さく、直接接合すると大きなリーク電流が流れると考えられる。そこで大きなバンドギャップを持ち、バンドオフセット的にも問題のない Al₂O₃(8.8[eV])を用いることで、膜厚を維持しつつ容量値の低下を最低限に抑え、リーク電流を抑制することも可能であると考え、本実験を行った。TiO₂/Ge 構造および Al₂O₃/TiO₂/Ge 構造を反応性スパッタを用い、作製し電気特性を評価した。また、それぞれの構造に対して N₂ アニールを行いその効果の検証も行った。

2. 実験方法

n-Ge(100)基板を有機洗浄および HF 洗浄したのち、以下の方法で 4 種類のサンプル(Fig.1)を作製した。また各実験条件を Table.1 に示した。

- ①反応性スパッタを用いて TiO₂ を堆積
- ②①に対して N₂ アニール処理
- ③反応性スパッタを用いて TiO₂、Al₂O₃ の順に堆積
- ④③に対して N₂ アニール処理

計 4 種類のサンプルを作製し、電気特性評価を行った。

3. 実験結果および考察

Fig.2 に各サンプルの C-V 測定結果を示す。測定は 1 [V] から -5 [V] の範囲でゲート電圧を、10 [kHz] から 1000 [kHz] の範囲で周波数を変化させた。Fig.2 の(i)と(ii)から、サンプル①、②の両方の C-V 曲線は周波数分散が生じているが、Fig.2 (ii) では N₂ アニールによって多少改善された。ただし、どちらの場合も、正バイアス側で容量値が減少した。一方、Fig.2 (iii) と (iv) から、Fig.2 (iv) に示すサンプル④の周波数分散は、サンプル③と比較して N₂ アニールによって大幅に抑制された。またサンプル③、④では、正バイアス側の容量値の低下は見られなかった。これらの結果から以下のように結論付けた。

(1)Ge 基板上に反応性スパッタ法を用いた直接堆積により形成される TiO₂/Ge 構造においても、N₂ アニールが界面特性を多少向上させる効果があることがわかった。(2)Fig.2 (i) および

(ii) に示される C-V 曲線の正バイアス側の容量値の減少は、正バイアス側で大きなリーク電流が流れていることが研究背景に記述した TiO₂ の絶縁性能が低いという特徴から原因として考えられる。(3) Fig.2 (iii) および (iv) に示される C-V 特性は、N₂ アニールによって周波数分散が大幅に抑制されているため、N₂ アニールされた Al₂O₃ / TiO₂ / Ge 構造は良好な界面特性が得られたと考えられる。(4) Fig.2 (iii) と (iv) では、正バイアス側の容量値の減少は見られなかったため、TiO₂/Ge 構造に Al₂O₃ 層を追加すると、TiO₂ に起因していたリーク電流が抑制されると考えられる。したがって、絶縁膜として N₂ アニールを行った Al₂O₃ / TiO₂ の積層構造は、界面特性を改善できるだけでなく、リーク電流も抑制できた。

Table.1 各実験条件

各実験条件	
Al ₂ O ₃	Reactive sputtering ~10[nm] (Ar 30[sccm] O ₂ 50[sccm] DC target power 50[W] time 60[sec])
TiO ₂	Reactive sputtering ~6[nm] (Ar 50[sccm] O ₂ 50[sccm] DC target power 50[W] time 120[sec])
N ₂ アニール	300[°C], 30[min]

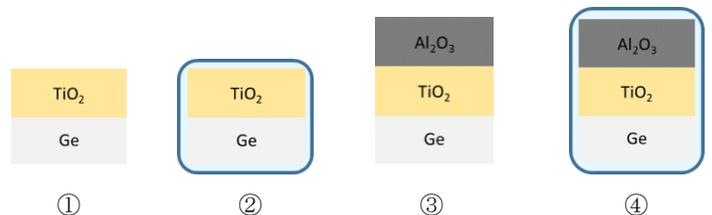


Fig.1 作製サンプルの構造図

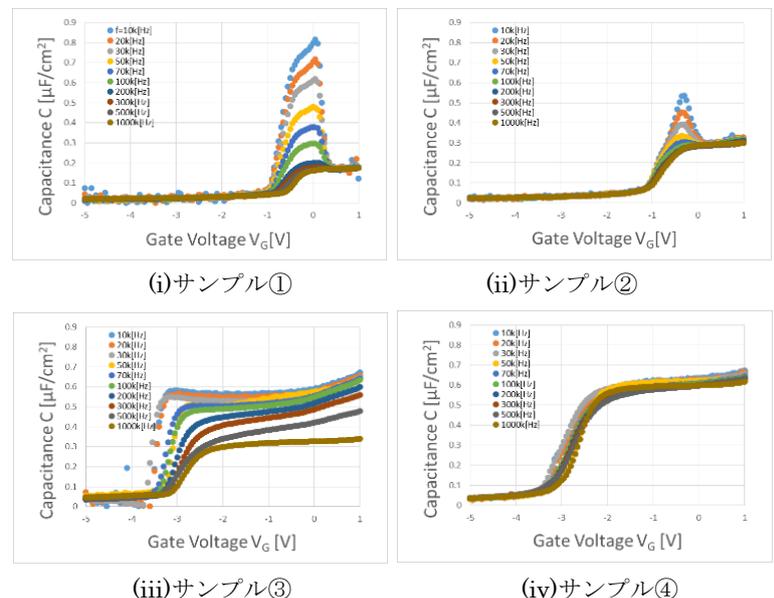


Fig.2 C-V 測定結果(測定周波数変化)