

Al/金属酸化物/HfO₂/Si 構造の金属酸化物が抵抗スイッチングに与える影響

The effects of metal oxide layer on resistive switching properties in Al/metal oxide/Si structure

兵庫県大¹, 阪大産研² ○(M2)寺垣 亮太¹, 吉田 晴彦¹, 新船 幸二¹,
神吉 輝夫², 堀田 育志¹

Univ. of Hyogo¹, ISIR-Sanken, Osaka Univ.², °Ryota Teragaki¹,

Haruhiko Yoshida¹, Koji Arafune¹, Teruo Kanki², and Yasushi Hotta¹

E-mail: er19x017@steng.u-hyogo.ac.jp

はじめに 次世代の不揮発性メモリとして抵抗変化型メモリ(RRAM)の開発が進められており、一部のマイコンなどで実装され初めている。我々は、RRAM 開発の流れを一層推し進めるためには、既存 RRAM において構造の簡略化、フォーミングフリー化、安価な金属電極の使用という 3 つの問題を改善する必要があると考えている。そこで、新たに Al/金属酸化物/Si (Al/MO_x/Si)構造の金属シリサイドシード方式の RRAM を提案し、それらの問題に解決に取り組んでいる^[1]。

この方式では、既存の RRAM をより簡単な金属/絶縁体/半導体(MIS)構造へと転換でき、さらにフォーミング処理の省略化や貴金属電極を用いない素子を実現できると考えている。これまでに、Al/MO_x/Si 構造の素子で金属酸化物に HfO₂、TiO₂、Y₂O₃ を選択した場合フォーミングフリーの抵抗変化現象を示すこと、そして各金属酸化物の反応生成エネルギーから見積もられるシリケート形成エネルギーの違いが抵抗変化に関与していることを報告した^[1]。一方で、これらの構造の RRAM は、リテンション特性が乏しいことが課題となっている。そこで今回は、低いリテンション特性の原因が基板と電極を結ぶ過剰な伝導パスにあると考え、この伝導パスを抑制するために上部電極と HfO₂ 層の間に別の MO_x 層を挿入し、リテンション特性の変化を調べた。

実験方法 洗浄および自然酸化膜除去を行った n-Si(100)基板上に HfO₂ 層(4nm)と MO_x 層(2nm)をパルスレーザ堆積(PLD)法で成膜した。今回は MO_x 層として Al₂O₃、TiO₂、Y₂O₃、V₂O₅ を使い、成膜には各材料の多結晶ターゲットを用いた。成膜後、酸素雰囲気下 200°C で 1 時間のアニール処理を行

い、Al 電極(面積:0.16mm²)を形成した(図 1)。試料の特性は電流-電圧(I-V)測定によって評価した。

実験結果と考察 図 2(a)~(d)に試料の I-V 測定の結果を示す。上部電極をドライブ側とし、0V→4V、4V→-4V、-4V→0V の順に電圧掃引を行った結果、全ての試料で 1 回目の電圧掃引から抵抗スイッチングが確認されたが、負電圧印加時における高抵抗・低抵抗状態の電流密度が MO_x 層により異なる結果が得られた。スイッチング回数についても、MO_x 層によりばらつきがみられた。これは、MO_x 層が Hf の還元を抑制するように働くことで、伝導パスの成長を抑制したためにリテンション特性も変化したと考えられる。

参考文献 [1] 寺垣亮太 他, 第 80 回応用物理学会秋期学術講演会 19a-E305-9., [2] K. J. Hubbard and D. G. Schlom, J. Mater. Res. 11, 2757 (1996).

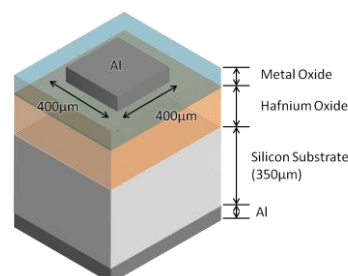


図 1: 試料の構造図

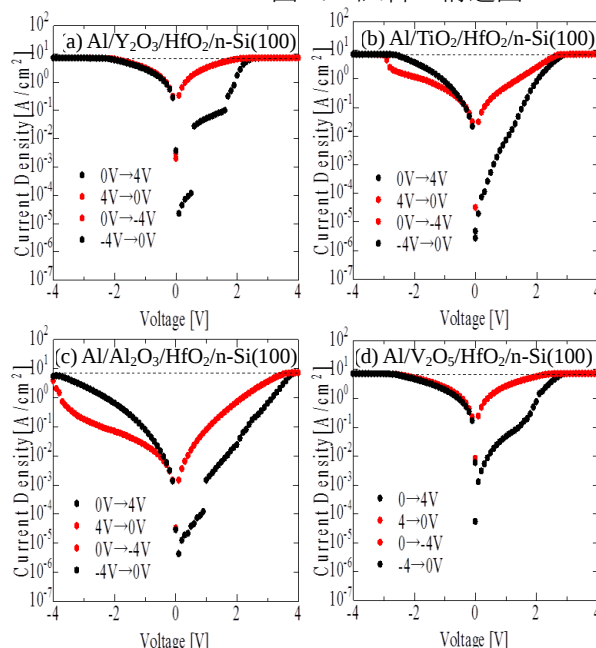


図 2: 各試料の I-V 測定の結果