

Cat-CVD で形成した積層非晶質 Si 膜での結晶 Si 表面のパッシベーション Passivation of crystalline Si surfaces by stacked amorphous Si films formed by Cat-CVD

北陸先端大 (M2)寺門 裕樹, Huynh Thi Cam Tu, 大平 圭介

JAIST, Yuki Terakado, Huynh Thi Cam Tu, Keisuke Ohdaira

E-mail: buo5056@jaist.ac.jp

【緒言】Si ヘテロ接合(SHJ)太陽電池において、ノンドーパ非晶質 Si (i-a-Si)による結晶 Si (c-Si)表面のパッシベーションが変換効率に大きな影響を与える。特に、i-a-Si 成膜中に起きるエピタキシャル成長 (epi 成長) が、a-Si/c-Si 界面の品質劣化の原因となる[1]。これまで我々は、触媒化学気相堆積(Cat-CVD)による、低損傷での a-Si 成膜を検討しており、c-Si 表面に極薄酸化膜を形成することで epi 成長を抑制でき、表面再結合速度の低減に有効であることを報告した[2]。本研究では、さらなる epi 成長抑制とパッシベーション性能向上を目的に、低温で薄い i-a-Si 膜を堆積後、高温で高品質な i-a-Si を堆積する検討を行ったので報告する。

【実験】鏡面研磨、厚さ 260–300 μm 、抵抗率 1–5 $\Omega\cdot\text{cm}$ の n 型(100)および(111) FZ c-Si を基板として用いた。直径 6 インチの Si ウェハを 5 cm 角に劈開し、5% HF 中に 30 秒間浸漬し自然酸化膜を除去した後、4wt%の H_2O_2 に 30 秒浸漬することで c-Si 表面に極薄酸化膜を形成した。その後、Cat-CVD 法で、1 層目 (epi 成長抑止層)、2 層目 (高品質層) を堆積時間の合計が 50 s、総膜厚が 10 nm 程度となるように i-a-Si を基板両面に堆積した。基板温度は、(100) 基板で 1 層目 100 $^{\circ}\text{C}$ 、2 層目 285 $^{\circ}\text{C}$ 、(111) 基板で 1 層目 145 $^{\circ}\text{C}$ 、2 層目 260 $^{\circ}\text{C}$ にて堆積した[3]。積層 a-Si 膜のパッシベーション性能は、 $\mu\text{-PCD}$ および QSSPC で少数キャリア寿命(τ_{eff})を、QSSPC で implied V_{oc} (iV_{oc})を測定することで評価した。

【結果・考察】Fig. 1 に Si(100)基板、Si(111) 基板における τ_{eff} の 1 層目の堆積時間依存性を示す。1 層目の堆積時間が 0 s の場合、 τ_{eff} は、50 μs 以下という低い値を示した。これは、成膜中に epi 成長が生じ、界面の品質が損なわれたためだと考えられる。一方、1 層目を堆積した試料では、 $\sim 2\text{ ms}$ の高い τ_{eff} を示した。Fig. 2 に iV_{oc} の 1 層目の堆積時間依存性を示す。堆積時間 10 s 以降(3 nm)の iV_{oc} は、0.72–0.73 V の高い値を示した。これらの結果より、低温で 1 層目を堆積することにより、epi 成長が抑制され、高いパッシベーション性能が得られることが明らかとなった。

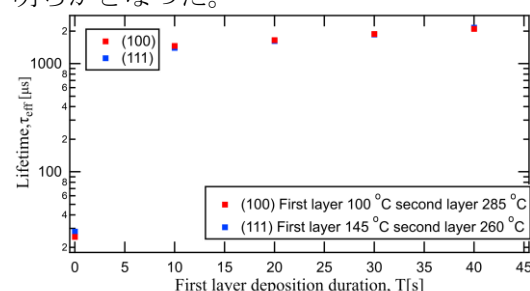


Fig. 1 τ_{eff} of Si(100) and (111) as a function of the first layer depos

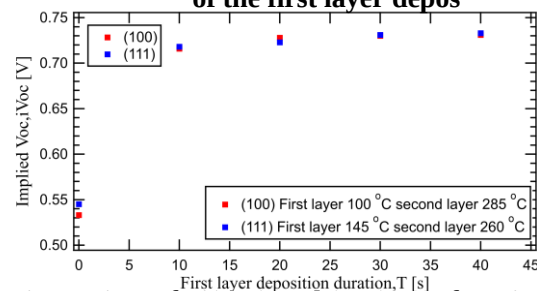


Fig. 2 iV_{oc} of Si(100) and (111) as a function of the first layer deposition duration.

【参考文献】

- [1] T.H.Wang et al., Thin Solid Films. **501**, 284 (2006).
- [2] K. Ohdaira et al., Curr. Appl. Phys. **16**, 1026 (2016).
- [3] 寺門 他 第 67 回応用物理学会春季学術講演会講演予稿集