Ta/TaN 化学結合状態と熱抵抗との相関

Correlation between chemical bonding states and thermal resistance at Ta/TaN ^o竹内 悠希¹、横川 凌^{1,2}、西原 達平¹、詹 天卓³、渡邊 孝信³、小椋 厚志^{1,2} (明治大理工¹、再生可能エネルギー研究インスティテュート²、早稲田大理工³) ^oH. Takeuchi¹, R. Yokogawa^{1,2}, T. Nishihara¹, Z. Zhantian³, T. Watanabe³ and A. Ogura^{1,2}

(Meiji Univ.¹, Meiji Renewable Energy Laboratory², Waseda Univ.³)

している。

E-mail: ce191036@meiji.ac.jp

背景と目的:超大規模集積回路(VLSI)は急速な 技術の進歩を遂げており、テクノロジー・ノー ドは 5 nm 以下に縮小される。一方、数十億の トランジスタを接続するために使用される相 互接続配線のハーフピッチサイズは、次のサブ 5 nm 時代に 10 nm 以下に減少すると予測され ている[1]。配線の細線化に伴い電流密度が増 加すると、ジュール熱による電力損失が発生す る。ここで、発生した熱は基板に取り付けられ たヒートシンクによって取り除かれる。そのた め基板と配線間の熱抵抗が高いと効率的に熱 を除去できず、配線温度が上昇しパフォーマン スが低下する。ゆえに、VLSI のパフォーマン スと信頼性向上には界面を始めとした局所的 な熱エンジニアリングが必要不可欠である。本 研究では、Cu ダマシン配線で、誘電体中間層 への Cu 拡散を防ぐ TaN バリアー層と、TaN と Cu の密着性を改善する Ta 層に注目し実験室 系硬 X 線光電子分光法 (HAXPES) を用いて、 熱抵抗と関連付けて化学結合状態を評価した。 実験方法:試料はSi基板上に約2nmの自然酸 化膜 SiO₂ が形成された状態で、10 nm の TaN 層を反応性スパッタリング法で堆積した(堆積 条件: 25 ℃, 300 W, 1.0 × 10⁻¹ Pa, Ta ターゲッ ト)。また、この時の Ar/N2 混合ガス流量を 19:1, 17:3,16:4,15:5 と変化させ TaN 層の結合状態 を変えた4条件とした。その後、マグネトロン スパッタリング法で Ta を 10 nm 堆積した(堆 積条件: 25 ℃,300 W, 1.0 × 10⁻⁵ Pa, Ta ターゲッ ト)。測定は HAXPES Lab (Scienta Omicron)を 使用し、励起光源が GaKα 9.25 keV であり、エ ネルギー分解能は0.5 eV、エネルギーステップ は 50 meV、ビーム径は 50 µm² とした。またエ ネルギー校正に Au 4f 7/2 = 84.0 eV、 C 1s = 284.8 eV を使用した。検出深さは Si 1s スペク トルが僅かに見えた程度であったため、Ta/TaN の情報が支配的であると考えられる。また、全 熱抵抗は真空条件下で Frequency Domain Thermoreflectance (FDTR)法によって測定した。 結果および考察: Fig.1 に Ta 3d 5/2 光電子スペ クトルを示す。また、Ta 3d 5/2 スペクトルの Ta、 TaO_x or TaN、Ta₂O₅のピーク位置も同図に示す [2]。この結果から N2 ガス流量比が増加するに 従い、高エネルギー側へのケミカルシフトが確 認された。これは、各試料の Ta-TaN 層におい て顕著に TaN 結合が増加していることが示唆

Fig. 2 に全熱抵抗と Ta 3d 5/2 スペクトルのピ ークシフトの関係を示す。結果、熱抵抗とピー クシフトとの間に相関があることが確認され た。N₂ガス流量が増加することで、Ta/TaN 層 の組成が変化することで、熱抵抗が減少したと 考えられる。以上、本結果より Ta,TaN 層の化 学結合状態の変化が全熱抵抗に大きく影響し ていることが示唆され、VLSI の熱エンジニア リングに貢献できる結果だと考えられる。

<u>謝辞</u>:本研究の一部はJST-CREST(JPMJCR19Q5)の補助を受けたものである。



Fig. 1 Ta 3d 5/2 HAXPES spectra of Ta/TaN

samples



Fig. 2 Relationship between thermal resistance and Ta 3d 5/2 spectrum peak shift

[1] International Technology Roadmap for Semiconductors

(ITRS). http://www.itrs2.net/.

[2] M. Kazar Mendes, etal., Sci. Rep. 8 (2018)