

## PE-CVD プロセスが SIS ミキサ集積回路に及ぼす影響

### Influence of PE-CVD Process on SIS Mixer Integrated Circuit

国立天文台<sup>1</sup> °江崎 翔平<sup>1</sup>, 単 文磊<sup>1</sup>, 宮地 晃平<sup>1</sup>, 小嶋 崇文<sup>1</sup>, 鶴澤 佳徳<sup>1</sup>

NAOJ<sup>1</sup> °Shohei Ezaki<sup>1</sup>, Wenlei Shan<sup>1</sup>, Akihira Miyachi<sup>1</sup>, Takafumi Kojima<sup>1</sup>, Yoshinori Uzawa<sup>1</sup>

E-mail: shohei.ezaki@nao.ac.jp

国立天文台では電波望遠鏡用マルチビームヘテロダイン受信機開発のための超伝導-絶縁体-超伝導 (SIS) ミキサ集積回路作製を開始した。ヘテロダイン受信機は3次元的に複雑に構成される導波管回路により受信機本体の体積が大きくなるため、従来の方式では 100 ピクセルを越えるマルチビームの実現は困難である。そこで、メンブレン構造を用いた偏波分離器や LO プローブなどを2次元平面回路内に集積することで RF 回路部を格段に小型化する技術を導入し、非常に小型なマルチビーム受信機開発を進めている[1]。

図1に示す 2 mm 波長帯単一ピクセル SIS ミキサ集積回路チップの面積は、従来の 2 mm 波長帯 SIS ミキサチップの面積と比べて約 45 倍大きい。SIS ミキサ集積回路のピクセル数の増大に伴い、集積回路チップ面積はさらに増大する。そのため、SIS ミキサ集積回路は従来の SIS ミキサよりも高い歩留まりと均一性が求められる。

SIS ミキサ集積回路の歩留まりに大きく影響する要素の 1 つが絶縁膜の段差被覆性である。SIS ミキサ集積回路は従来の SIS ミキサ回路よりも複雑であり、立体交差する回路構造が多数存在する。絶縁膜の段差被覆性を向上させるためにプラズマ励起化学気相成膜(PE-CVD)装置を導入した。PE-CVD 装置導入により、SIS ミキサ集積回路の歩留まりが向上した。しかしその一方で、特定の成膜条件下において、PE-CVD プロセス導入により直列に3つ接続された SIS 接合のうち1つの SIS 接合が破壊される問題が発生した。図2に通常の SIS ミキサ集積回路の電流-電圧特性と1つの SIS 接合が破壊された集積回路の電流-電圧特性を示す。図2に示すようにギャップ電圧直下のサブギャップ抵抗に大きな差はなく、1つの SIS 接合のみが破壊されている。これまでの実験において PE-CVD の成膜条件がこの SIS 接合破壊に寄与していることを示唆する結果が得られている。本発表では、PE-CVD の成膜条件と PE-CVD プロセスが SIS 接合に及ぼす影響について報告する。

参考文献：

[1] W. Shan, et al., IEEE Trans. Terahertz Sci. Technol. **8** (4), 472–474 (2018).

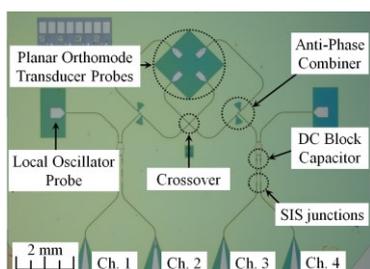


Fig. 1. Photograph of a single pixel SIS mixer integrated circuit chip operating at 2 mm wavelength.

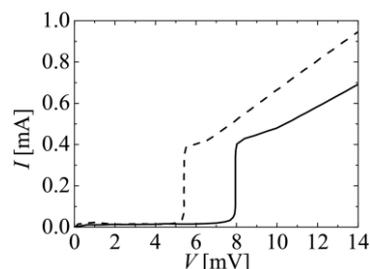


Fig. 2. Current-Voltage curves for a typical 3-junction array (solid curve) and an array with one junction short circuit (broken curve).