

局地磁束バイアスを用いた超伝導単一磁束量子メモリシステムの設計

Design of single flux quantum memory system by using local magnetic flux bias technique

横国大院理工¹ ○(M2) 浅田 峻汰¹, 山梨 裕希¹, 吉川 信行¹

Yokohama Natl. Univ.¹, °Shunta Asada¹, Yuki Yamanashi¹, Nobuyuki Yoshikawa¹

E-mail: asada-shunta-sw@ynu.jp

超伝導回路を高性能化する手段のひとつに超伝導位相シフタを用いることが挙げられる。超伝導位相シフタとは超伝導体中の巨視的波動関数の位相をシフトする素子である。この素子を超伝導回路に導入することで回路動作の安定化や位相シフトによる省面積化、バイアス電流の削減といった効果が期待できる[1]。先行研究では位相シフタとして π ジョセフソン接合[2]や受動位相シフタ[3]を用いた研究が行われているが回路作製が困難という問題がある。本研究では磁束量子を蓄えるストレージループに磁束を印加することによって位相シフトを実現する局地磁束バイアスという方法を用いた。この方法は回路作製プロセスの変更や、回路冷却時の操作をすることなくチップ上に配置された 1 本の磁束バイアス線に電流を流すことによって、チップ上のあらゆる回路部で位相シフトをすることができる。本研究では、局地磁束バイアスを用いた相補出力 Non Destructive Read-Out (NDROC) を用いてデコーダを構成しメモリシステムの省面積化、低消費電力化を図った。

Fig. 1 に局地磁束バイアスを用いた NDROC のレイアウトマスクを示す。局地磁束バイアスを用いた NDROC のジョセフソン接合数は 15 個、回路面積は $40 \times 120 \mu\text{m}$ 、静的消費電力は $2.3 \mu\text{W}$ である。この NDROC をメモリシステムを構成する要素であるデコーダに用いることで従来の NDROC を用いたデコーダに対して省面積化、低消費電力化が可能である。

謝辞

本研究は JSPS 科研費 JP18K04280 および JSPS 科研費 JP19H05614 の助成を受けたものである。本研究に使用された回路は、産業技術総合研究所の超伝導クリーンルームにおいて作製された。

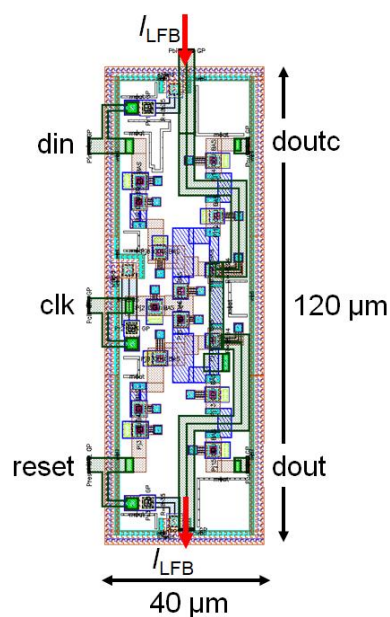


Fig. 1 A layout mask of NDROC by using local magnetic flux bias technique.

参考文献

- [1] T. Oortlepp, et al., IEEE TAS., 17, No. 2, 659-664, 2007
- [2] A. K. Feofanov et al., Nature Phys. Vol. 6, 593-597, 2010
- [3] D. Balashov, et al., IEEE TAS., 17, No. 2, 142-145, 2007