

プラズマ CVD により作製した SiO:CH 微粒子堆積膜における 正 DC バイアス印加による構造制御及び撥水特性の向上

Improvement of Structure Controllability and Water Repellency of SiO:CH Particle Films Deposited by Plasma CVD Process with Positive DC Bias

千葉工大¹, 関東学院大²

(B4)池田 健太郎¹, (B4)呉羽 喬介¹, ◯(M2)菅野 匡宏¹, 井上 泰志¹, 高井 治²

Chiba Inst. Technol.¹, Kanto Gakuin Univ.²

Kentarou Ikeda¹, Kyousuke Kureha¹, Masahiro Kanno¹, Yasushi Inoue¹, Osamu Takai²

E-mail: s1521106mp@s.chibakoudai.jp

1. 緒言

有機基含有シリカ(SiO:CH)薄膜は、低誘電性や疎水性、ガスバリア性等の特性があることで近年注目されている。超低誘電材料や超撥水材料としての観点から、微細構造化薄膜の堆積プロセス開発が求められている。我々はこれまで、プラズマ CVD 法による SiO:CH 薄膜堆積プロセスにおいて、比較的高圧力条件とすることにより SiO:CH 微粒子が生成し、その堆積膜が大きな表面凹凸を有することから、超撥水性を期待できる材料として研究してきた。しかし、一般にプラズマ CVD 法では、凹凸のない均一な膜が重要視されてきたため、微粒子堆積膜の微細構造制御に関する研究は十分にされていない。本研究では、基板設置側の電極に DC 電圧を印加することにより、微粒子堆積膜の構造を制御できるかどうか検証するとともに、微細凹凸構造を有する SiO:CH 膜の撥水特性の面内均一性を調査することを目的とする。

2. 研究方法

SiO:CH 薄膜の堆積には、電極間距離 15 mm の容量結合型プラズマ CVD 装置を用いた。基板には、Si(100)単結晶板を用い、上部電極に設置した。成膜チャンバー内を真空排気後、原料となるトリメチルメトキシシラン(TMMOS)と Ar ガスを導入し、RF 電力を印加してプラズマを発生させて成膜を行った。成膜中、上部電極に DC 電源を用いて正電圧を印加した。成膜圧力を 400 Pa, ガス混合比を TMMOS:Ar =1:7, RF 出力を 100 W, 成膜時間を 20 min とし、基板印加 DC 電圧を+0 V から+40 V まで(20 V 間隔)とした。膜表面を走査電子顕微鏡(SEM)によって観察、撥水特性の評価を静的接触角計で測定した。

3. 結果および考察

Fig. 1. の SEM 画像より、膜表面では DC 電圧を上げるにつれて粒径が小さくなり、さらに微粒子が凝集体となって堆積することが確認された。このことから、DC バイアスを印加させることで微粒子の成長を抑制し、微粒子の粒径を一定の大きさにすることができ、加えて微粒子同士との間隔を狭め、微粒子密集率を高くすることができると考えられる。また、DC バイアス 0 V の薄膜では、目視で確認できるほど微粒子堆積にムラがあったが、DC バイアス 20 V 以上では、基板全体にほぼ均一に微粒子堆積膜が形成された。接触角の測定による撥水性評価では、DC バイアス 0 V の試料において、大きく成長した微粒子が水滴接触時に剥落したため接触角が低下したが、20 V 以上では撥水性の向上が見られた。しかし、水滴接触角のばらつきが大きくなり、試料表面上の均一性は向上しなかった。これは、マクロ的には均一な堆積膜が実現したように見えたが、ミクロ的には同様な凹凸構造が形成されていないことが原因であると考えられる。

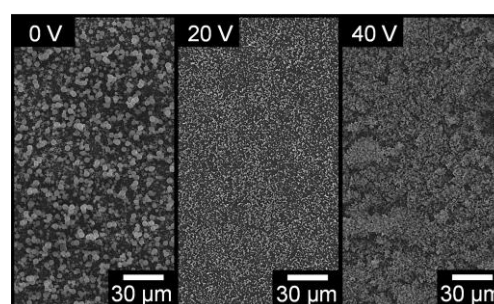


Fig. 1. Surface SEM images of the SiO:CH films deposited at various bias.

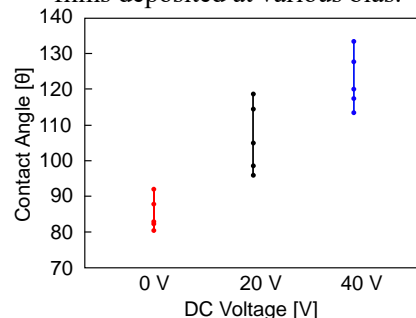


Fig. 2. Dependence of water contact angle of the SiO:CH films on the DC bias.