

電子線描画による InP TE モード半導体光アイソレータへの電極の作製 Fabrication of Electrodes on InP TE mode semiconductor Optical Isolators by Electron-beam Lithography

東京農工大工¹, ○西山知志¹, 小林優香¹, 駒込泰輝¹, 荒雄也¹, 清水大雅¹
Tokyo Univ. of Agri. & Tech.¹, ○S. Nishiyama¹, Y. Kobayashi¹, H. Komagome¹, Y. Ara¹, H. Shimizu¹
E-mail: h-shmz@cc.tuat.ac.jp

[はじめに]

光アイソレータは光の伝搬方向を一定方向に限定し、半導体レーザ(LD)への反射戻り光をカットし、安定動作させるのに必要不可欠な素子である。半導体光導波路の一部に強磁性金属を製膜し横磁気カー効果による非相反損失を利用した半導体光アイソレータは LD との一体集積可能である他、リングレーザの共振器の一部に集積し、発振方向を制御したり、一方向発振化できる[1]等、様々な応用が期待できる。多くの LD は TE モードで発振するため、TE モードで動作する半導体光アイソレータが望まれる。高い消光比と低伝搬損失が求められ、強磁性金属による伝搬損失を利得で補う必要がある。TE モード半導体光アイソレータでは、導波路側壁に強磁性金属を、導波路上部に電極を形成する必要がある。これを実現すべく、高い性能指数と大きな消光比を実現する構造を設計し、強磁性金属を含む光導波路の伝搬損失を電流注入による利得で補うため電極を TE モード半導体導波路光アイソレータ上に形成する作製プロセスを考案・実現し、発光を確認したので報告する。

[素子構造と作製結果]

図 1 に TE モード半導体光アイソレータへの電極作製のためのプロセスを示す。導波路構造に加工後、斜め蒸着と EB 描画、反応性イオンエッチングにより電流注入領域を形成後、電極層(Ti/Au)を製膜した。その後導波路側壁に Al₂O₃ バッファ層(膜厚 $d_{\text{Al}_2\text{O}_3}$)を介して、強磁性金属 Fe 層(d_{Fe})と、高導電率の Au 層(d_{Au})を製膜し、低伝搬損失と高消光比の両立を目指した[2]。Fe を基板に鉛直方向に磁化させることで TE モード光に対して光アイソレータ動作を実現する。比較のため、Fe/Au 層を製膜しないデバイス構造を作製した。作製した素子長 700 μm の直線導波路に 150 mA の電流を注入した時、-29 dBm の発光を得た。図 2 にこの時の近視野像を示す。今後、磁化をかけた状態で Fe/Au 層を製膜した半導体光アイソレータの消光比を測定する。

[謝辞] 本研究は科研費(16H04346)の助成を受けてなされました。本研究では 4 大学ナノ・マイクロファブリケーションコンソーシアム、東京工業大学微細加工プラットフォームを利用させていただきました。関係者の皆様に御礼申し上げます。

[参考文献] [1]G. Takahashi et al., Proc. 22nd IPRM, FrA1-5, pp. 461-464, (2010). [2] 荒、清水他 2017 年応用物理学会秋季学術講演会 6p-C14-19.

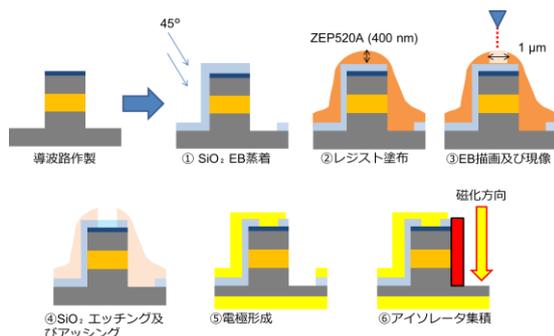


図 1 半導体光アイソレータへの電極作製プロセス



図 2 直線導波路への電流 150mA 注入時の近視野像