

界面変調型固相成長法で形成した Sn 添加多結晶 Ge 極薄膜/絶縁基板の粒界障壁解析

In-Depth Analysis of Sn-Doped Ge / Insulator Grown by Interface-Modulated Solid-Phase Crystallization

九大・工¹, 九大・システム情報²

千代菌 修典¹, 公 祥生², 徐 暢², 佐道 泰造²

Kyushu Univ.^{1,2} M. Chiyozone¹, X.S. Gong², C. Xu², T. Sadoh²

E-mail : chiyozone.masanori.857@s.kyushu-u.ac.jp

【はじめに】

高性能な薄膜デバイスの実現を目指し、Si よりも高いキャリア移動度を有する Ge や GeSn が注目されている[1]。我々は、絶縁基板上における Sn 添加 Ge の固相成長を検討し、a-Si 下地を挿入することで Sn 添加多結晶 Ge 極薄膜(堆積膜厚:≤50nm)のキャリア移動後が向上することを明らかにした[2]。しかし、この手法でも、堆積膜厚を減少すると、キャリア移動度が低下する課題が明らかとなった[2]。今回、その原因を検討したので報告する。

【実験方法】

石英基板上に分子線法を用いて a-Si 層(膜厚:5nm)の下地層を堆積し、その上に a-GeSn 層(Sn:濃度 2%, 膜厚:30,50nm)を堆積した(Fig. 1)。その後、N₂ 雰囲気中で熱処理を 450°Cで行い、固相成長を誘起した。

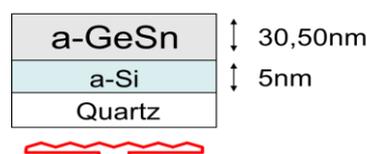


Fig. 1. Sample structure.

【結果と考察】

熱処理後の試料をホール効果測定したところ、すべての試料で p 型伝導を示した。キャリア移動度 μ の温度 T 依存性を測定し、Seto モデル[3]を用いて結晶粒界における障壁高さを評価した。 $\mu T^{1/2}$ のアレニウスプロット(Fig. 2)の傾きより求めた障壁高さを Fig. 3 に示す。図中には、堆積 GeSn 厚が 30nm(▲), 50nm(●)の試料の結果に加え、堆積膜厚 50nm の GeSn 膜を 30nm(△)および 40nm(□)にエッチングで薄化した試料の結果も示している。Fig. 3 より、堆積膜厚 50nm(●)に比べ、堆積膜厚 30nm(▲)では、粒界障壁高さが増加しており、堆積膜厚の減少に使うキャリア移動度の低下は、粒界障壁高さの増加に起因することが明らかとなった。一方、堆積膜厚 50nm の GeSn 膜を 30nm まで薄化した試料の障壁高さ(△)は、薄化前(●)とほとんど同じであることが明らかとなった。極薄 GeSn 膜(~30nm)の高キャリア移動度化に有用な知見である。講演では、これらの機構の詳細について議論する。

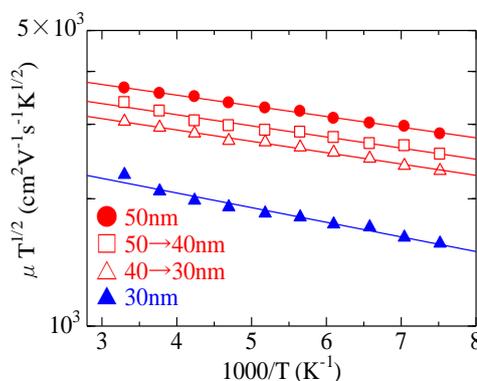


Fig. 2. Arrhenius plot of $\mu T^{1/2}$.

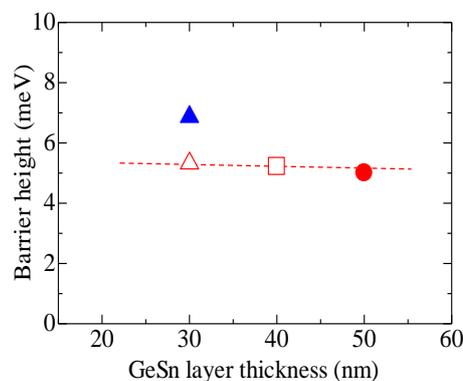


Fig. 3. GeSn layer thickness dependence of the barrier height.

[1] M. Miyao, et al., JJAP 56, 05DA06 (2017).

[2] C.Xu, et al., APL 115, 042101 (2019).

[3] J. Seto, JAP 46, 5247 (1975).