

読み出しが多いアプリケーションにおける 3次元 NAND 型フラッシュメモリに生じるエラーの評価

Evaluation of Errors in 3D NAND Flash Memories for Read-intensive Applications

○相原 裕樹、前田 京佑、鈴木 峻、竹内 健 (中大理工)

○Hiroki Aihara, Kyosuke Maeda, Shun Suzuki and Ken Takeuchi (Chuo Univ.)

E-mail: aihara@takeuchi-lab.org

1.はじめに

近年、スマートフォンの普及や IoT の発展によってデジタルデータが大量に生み出されるようになった。それに伴って大容量のメモリの需要が高まっている。NAND 型フラッシュメモリでは、図 1 に示すようにメモリセルを 3 次元に積層させることや[1]、1 つのメモリセルに複数ビットのデータを保存する多値化[2]により大容量化を行っている。

それに伴い 3 次元 NAND 型フラッシュメモリでは読み出しディスタースなどのエラーの影響を強く受けることで信頼性の低下が問題視されている。

本論文では読み出しが多いアプリケーションにおける 3 次元 NAND 型フラッシュメモリにどのようなエラーが発生しているか評価を行った。

2.TLC NAND 型フラッシュメモリ

NAND 型フラッシュメモリではトンネル効果を用いて電子をメモリセルに捕獲することでデータを保存する。これにより電源を切断してもデータを保持できる不揮発性メモリとなっている。図 2 に Triple Level Cell (TLC) NAND 型フラッシュメモリのしきい値電圧(V_{TH})分布を示す。TLC NAND 型フラッシュメモリでは upper, middle, lower page にそれぞれ“0”または“1”を書き込むことで 1 つのセルに 3 ビットのデータを保存し、8 種類のしきい値電圧状態を表現できる。

3.読み出しが多いアプリケーションにおける信頼性評価

読み出しが多いアプリケーションにおいて 3 次元 NAND 型フラッシュメモリでは 2 種類のエラーが支配的であると考えられる。

1 つ目のエラーとしては読み出しディスタースエラーが挙げられる。読み出しディスタースエラーは、読み出し時において非選択セルを弱い書き込み状態にするために、そのセルに誤って電子が注入されて発生するものである。

2 つ目のエラーとしてはデータ保持エラーが挙げられる。図 3 のように、保存していた電子が上下の隣接セルへ移動する Lateral charge migration[3]とチャネル方向へ抜け落ちる De-trap[4]が発生する。これにより電子が書き込んだセルから抜けることでしきい値電圧が下がるエラーである。

本論文では読み出しが多いアプリケーションにおいて、読み出しディスタースエラーとデータ保持エ

ラーの評価を行った。

謝辞

本研究の一部は、JST, CREST の支援(グラント番号 JPMJCR1532)を受けたものである。

参考文献

- [1] H. Tanaka *et al.*, in *Proc. IEEE Symp. VLSI Tech. Dig. Tech. Papers*, Jun. 2007, pp. 14-15.
- [2] M. Bauer *et al.*, in *IEEE International Solid-State Circuits Conference (ISSCC) Dig. Tech. Papers*, Feb. 1995, pp.132-133.
- [3] A. Maconi *et al.*, *Solid-State Electronics*, vol. 74, p.64-70, Aug. 2012.
- [4] W. J. Tsai *et al.*, in *Proc. IEEE International Reliability Physics Symp. (IRPS)*, Apr. 2002, pp. 34-38.

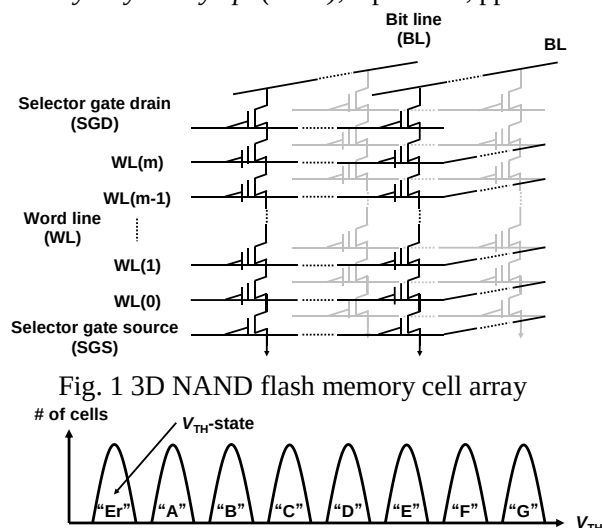


Fig. 2 V_{TH} distribution of TLC NAND flash memory

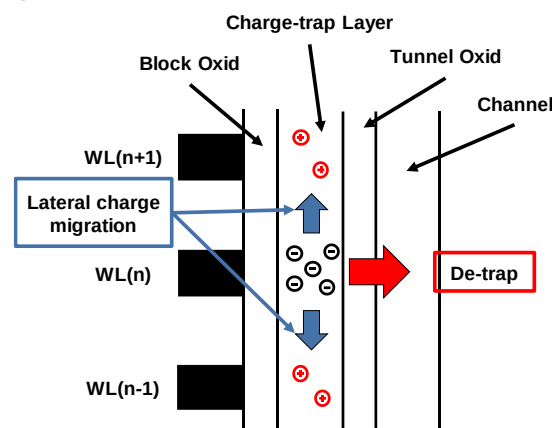


Fig. 3 The characteristics of data-retention error