

畳み込みニューラルネットワークを応用した ナノスケールデバイスシミュレーションの高速化に関する検討

A study on the application of convolutional neural network for the acceleration of nanoscale device simulation

神戸大院工 ○相馬 聡文, 小川 真人

○Sato fumi Souma and Matsuto Ogawa

Department of Electrical and Electronic Engineering, Kobe University

電界効果型トランジスタなどの種々の素子の性能向上に向けては、シミュレーションによる性能予測とそれに基づくデバイス設計が不可欠である。デバイス特性の定量的なシミュレーションのためには、非平衡グリーン関数法 (NEGF) 等の輸送方程式に基づく非平衡空間電荷分布の計算とポアソン方程式に基づくポテンシャル分布の自己無撞着計算を行う必要があるが、特に前者に掛かる時間がボトルネックとなり、短時間に多くのシミュレーションを行う事がしばしば困難となる。ここで例えば平面型構造を持つ MOSFET (幅方向の電荷分布は均一とする) を考えると、あるポテンシャル分布の下での空間電荷分布の計算は、厚み方向 - 輸送方向の二次元空間でのポテンシャルの画像から電荷密度分布の画像への変換と解釈する事が出来るため、近年主に画像処理の分野で急速な発展を遂げているニューラルネットワーク、特に畳み込みニューラルネットワーク (CNN) を用いた学習推論によりこの計算プロセスの負荷をトータルとして軽減する可能性に興味を持たれる[1,2]。

具体的事例としてダブルゲート MOSFET を舞台とした NEGF 法に基づくデバイスシミュレーションにおいて、自己無撞着計算の各繰り返しステップにおけるポテンシャル分布を入力画像、NEGF によって計算される電荷分布、量子キャパシタンス分布を出力画像とし、これらを学習データとする事により CNN 学習を行った (Fig. 1)。更にこの学習済み CNN を、NEGF の自己無撞着計算における各ステップにおいて電荷分布、量子キャパシタンス分布の推論に用いる事により、通常の NEGF の自己無撞着計算において要求されるエネルギー積分計算を行うことなくデバイス特性を予測する事が可能となる (Fig. 2)。CNN の持つ汎化性能の恩恵により、学習に用いていないゲート長やチャネル厚に対しても有意な精度での推論が可能である事が示され[2]、従って、典型的な幾つかのデバイススケールを包括する学習に基づく単一の CNN モデルを予め構築しておく事により、設計上重要となる様々なデバイススケールに対してのシミュレーションを高速に行う事が可能となる。このアプローチは学習プロセスに掛かるコストを含めてもトータルとしての優位性を持つ。また、シミュレータのユーザに対して学習済み CNN モデルを提供する事によるユーザ価値も期待される。講演では、前回報告した基本的な知見[1]のより詳細な検討とその発展を報告し、更には、TensorFlow をバックエンドに用いた Keras API に基づく CNN の実装と自己無撞着計算への適用において重要となる Frugally-deep ライブラリの利用等の技術的知見についても報告する。

本研究は JSPS 科研費 (JP19H04546) の助成を受けて行われた。

[1] S. Souma and M. Ogawa, 第 80 回応用物理学会秋季学術講演会 18p-E303-5 (2019)

[2] S. Souma and M. Ogawa, to appear in IEICE Electronics Express (2020).

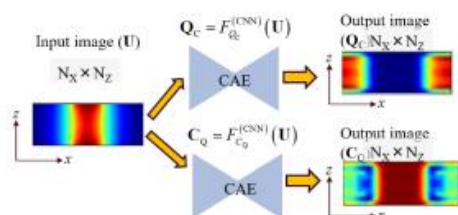


Fig. 1. Conceptual explanation of the application of CNN

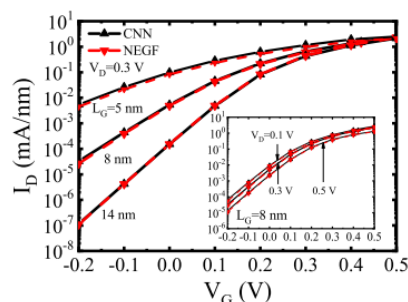


Fig. 2. Id-Vg curves obtained by using CNN-SC and NEGF-SC processes for various values of Lg at Vd=0.3 V.