

# GaN/HfSiO<sub>x</sub> 界面で SiO<sub>2</sub> 及び HfO<sub>2</sub> 初期成長層が電気特性へ及ぼす影響

## Influence of SiO<sub>2</sub> and HfO<sub>2</sub> initial growth layers on electrical properties at GaN/HfSiO<sub>x</sub> interface

1. 芝浦工大, 2. 物材機構, 3. 名大 °前田瑛里香<sup>1,2</sup>, 生田目俊秀<sup>2</sup>, 廣瀬雅史<sup>1,2</sup>,  
井上万里<sup>2</sup>, 大井暁彦<sup>2</sup>, 池田直樹<sup>2</sup>, 塩崎宏司<sup>3</sup>, 清野肇<sup>1</sup>

1. SIT, 2. NIMS, 3. NU °Erika Maeda<sup>1,2</sup>, Toshihide Nabatame<sup>2</sup>, Masafumi Hirose<sup>1,2</sup>, Mari Inoue<sup>2</sup>,  
Akihiko Ohi<sup>2</sup>, Naoki Ikeda<sup>2</sup>, Koji Shiozaki<sup>3</sup>, and Hajime Kiyono<sup>1</sup>

E-mail: mc19018@shibaura-it.ac.jp

**緒言:** 縦型 GaN パワーデバイスのゲート絶縁膜として、SiO<sub>2</sub>、Al<sub>2</sub>O<sub>3</sub>、AlSiO<sub>x</sub> 及び HfSiO<sub>x</sub> などが盛んに研究されており、特に、GaN/ゲート絶縁膜の界面がデバイス特性へ大きな影響を及ぼすことが知られている。これまで、我々は原子層堆積法で、GaN 基板から HfO<sub>2</sub> 初期成長層そして SiO<sub>2</sub> 層の順で成膜した HfO<sub>2</sub>/SiO<sub>2</sub> ラミネート膜から熱処理でアモルファスな HfSiO<sub>x</sub> ゲート絶縁膜を作製でき、非常に小さな V<sub>fb</sub> ヒステリシス(+50 mV)及び高耐圧(E<sub>bd</sub>= 8.7 MV/cm)特性を報告した[1-2]。しかし、GaN 基板への SiO<sub>2</sub> 初期成長層からなる HfSiO<sub>x</sub> 膜における電気特性についてまったく調べられていなかった。

そこで、本研究では、n-GaN 基板へ SiO<sub>2</sub> 初期成長層を 1 及び 2 モノレイヤー成膜した後に HfSiO<sub>x</sub> 膜を形成した n-GaN/HfSiO<sub>x</sub>/Pt MOS キャパシタを作製して得られた電気特性より、HfO<sub>2</sub> 及び SiO<sub>2</sub> 初期成長層が電気特性へ及ぼす影響を議論した結果を報告する。

**実験方法:** 先ず、n-GaN 自立基板/n-GaN エピタキシャル層(N<sub>d</sub>:2×10<sup>16</sup> cm<sup>-3</sup>)は、SPM 及び BHF 処理した。次に、プラズマ酸素ガスを用いた ALD 法(T<sub>g</sub>=300°C)により、SiO<sub>2</sub> 層を 10 (SiO-1ML)及び 20 (SiO-2ML)サイクル成膜した後、HfO<sub>2</sub> 層を 2 層と SiO<sub>2</sub> 層を 1 層の順で、繰り返し成膜することで HfO<sub>2</sub>/SiO<sub>2</sub> ラミネート膜を作製した。続いて、N<sub>2</sub> 雰囲気中、800°C の熱処理で HfSiO<sub>x</sub> 膜を形成した。最後に、Pt ゲート電極及び Ti/Pt オーミック電極を形成して n-GaN/HfSiO<sub>x</sub>/Pt MOS キャパシタを作製した。また、レファレンスとして、GaN 基板へ HfO<sub>2</sub> 初期成長層から成膜した HfO<sub>2</sub>/SiO<sub>2</sub> ラミネート膜を用いたキャパシタ(HfSiO(HfO))を作製した。C-V 測定は周波数 1MHz で-2.5~3.5 V の往復掃引で実施した。

**結果:** Fig. 1 に、全ての n-GaN/HfSiO<sub>x</sub>/Pt MOS キャパシタの C-V 特性より得られた V<sub>fb</sub> 値及び V<sub>fb</sub> ヒステリシス値を示す。成膜条件に関係なく、全てのキャパシタは小さな V<sub>fb</sub> ヒステリシス(≦70 mV)であった。これは、SiO<sub>2</sub> 初期成長層に存在する電子のトラップ/デトラップに起因した欠陥は無視できるほど小さい事を示している。全てのキャパシタの V<sub>fb</sub> 値は、理想 V<sub>fb</sub> 値(1.08 V)より負方向にシフトしており、この負の V<sub>fb</sub> シフトは、HfSiO(HfO) < SiO-1ML < SiO-2ML の順で増大した。これは、SiO<sub>2</sub>/HfSiO<sub>x</sub> 界面と言うよりはむしろ GaN/SiO<sub>2</sub> 界面に正の固定電荷が生成したためと考えられる。Fig. 2 に全ての n-GaN/HfSiO<sub>x</sub>/Pt MOS キャパシタのコンダクタンス法で求めた D<sub>it</sub> 特性を示す。SiO-1ML 及び SiO-2ML は、HfSiO(HfO)と比べて、大きな D<sub>it</sub> 値を示した。以上より、GaN 基板への初期成長層として、HfO<sub>2</sub> 層に比べて SiO<sub>2</sub> 層が n-GaN/HfSiO<sub>x</sub>/Pt MOS キャパシタに電気的な欠陥をもたらすことが示唆された。

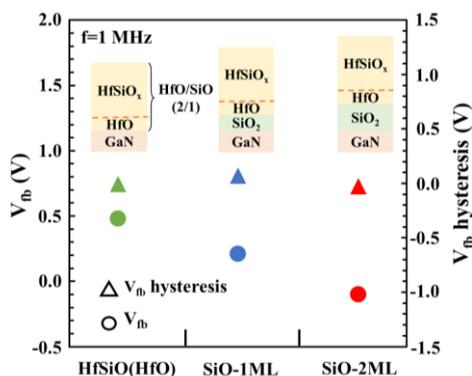


Fig. 1 V<sub>fb</sub> and V<sub>fb</sub> hysteresis for n-GaN/HfSiO<sub>x</sub>/Pt MOS capacitors with HfSiO(HfO), SiO-1ML and SiO-2ML.

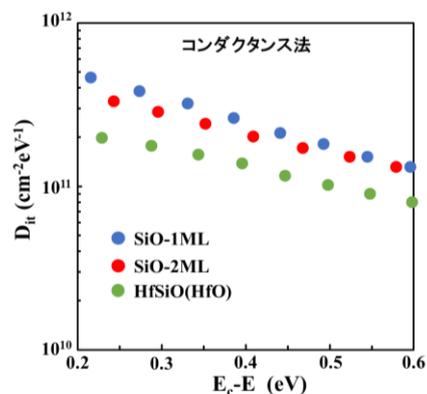


Fig. 2 D<sub>it</sub> characteristics for n-GaN/HfSiO<sub>x</sub>/Pt MOS capacitors with HfSiO(HfO), SiO-1ML and SiO-2ML.

[1] 前田 他, 第 80 回応用物理学会秋季講演会, 20a-E301-7(2019).

[2] E. Maeda et al., Microelectron. Eng. **216**, 111036 (2019).