SiO₂/GaN MOS デバイスにおける 水素ガスアニール起因の異常な固定電荷生成の理解

Unusual Fixed-Charge Generation due to Forming Gas Annealing

in SiO₂/GaN MOS Devices

阪大院工¹ ^O溝端 秀聡¹, 和田 悠平¹, 加賀 三志郎¹, 野﨑 幹人¹, 細井 卓治¹, 志村 考功¹, 渡部 平司¹

Osaka Univ.¹, °Hidetoshi Mizobata¹, Yuhei Wada¹, Sanshiro Kaga¹, Mikito Nozaki¹, Takuji Hosoi¹, Takayoshi Shimura¹, and Heiji Watanabe¹

E-mail: mizobata@mls.eng.osaka-u.ac.jp

【はじめに】GaN MOSFET は、従来の Si パワーデバイスに比べて高出力かつ高温動作可能な次 世代スイッチング素子として期待されている。我々は、極薄 GaOx 界面層を有する SiO2/GaOx/GaN 構造に熱酸化処理を施すことにより、高品質な MOS 構造が実現できることを報告してきた[1]。 -方,同様の MOS 構造に水素ガスアニール(Forming Gas Annealing: FGA)を施すと,フラット バンド電圧(VFB)が負バイアス側へ大きくシフトすることも以前報告しているが[2],その物理 的起源についてはわかっていない。そこで本研究では、FGA を施した GaN MOS 構造中の固定電 荷分布を評価するとともに、大気中での電極形成後熱処理(PMA)の効果についても検証した。 【実験方法と結果】Si 添加 n-GaN エピ層(Si 濃度: 2×10¹⁶ cm⁻³)をもつ自立 GaN 基板を試料基板 として用いた。50% HF で洗浄後, TEOS/O₂-PECVD により SiO₂層(膜厚~100 nm)を成膜した。 このとき、熱酸化処理による SiO2 中への Ga 拡散を抑制するため、初期の SiO2 層(膜厚~5 nm) は,窒素添加雰囲気で成膜した[1]。その後,大気圧 O2雰囲気中で,800°C,30 min の熱酸化処理 を施し, さらに, 400℃, 30 min で FGA(3% H₂/N₂)を行った。最後に, Ni ゲート電極を形成し, SiO₂/GaN MOS 構造を作製した。図1に, FGA 処理していない試料(黒線, w/o)とFGA 処理し た試料(赤線,w/FGA)の双方向 C-V カーブを示す。先の報告と同様,FGA を行うことで VFB は負バイアス方向へ大きくシフトした。これは、SiO2 膜中または SiO2/GaN 界面に正電荷が存在す ることを示唆する。次に、この電荷の分布について調べるため、FGA後のSiO2膜を傾斜エッチン グした後、様々な酸化膜厚をもつ MOS 構造に対して C-V 測定を行い、VFB および容量等価膜厚 (CET)を求めた結果を図2に示す。データは直線でよくフィッティングできたことから、VFB シフトの要因となる正電荷は SiO₂/GaN 界面に局在していることがわかり、また、その固定電荷密 度は 3×10¹² cm⁻²となった。Si 基板において同様の方法で作製した MOS 構造では、このような異 常な VEB の負方向シフトは見られなかったことから、FG 中の H2が GaN または GaOx と反応する ことで生じる欠陥が界面の固定電荷の起源として考えられる。一方,絶縁膜/GaN 界面の欠陥が PMAにより回復することが報告されている[3]。そこで、FGA処理した MOS キャパシタに大気中 300℃, 30 min で PMA を行ったところ, 正方向の VFB シフトが見られた(図 1 中の青線, w/ FGA+PMA)。さらに、C-V カーブの傾きも急峻になっていることから、FGA により形成された SiO₂/GaN 界面の欠陥が、PMA により一部回復したと考えられる。

【謝辞】本研究は,科研費 (19H00767)の助成および文 部科学省「省エネルギー社会 の実現に資する次世代半導体 研究開発」の委託を受けたも のである。

【参考文献】[1] T. Yamada et al., Jpn. J. Appl. Phys. 58, SCCD06 (2019). [2] 山田他, 第 66 回応用物理学会春季学 術講演会, 9a-M121-4 (2019). [3] T. Hashizume et al., Appl. Phys. Express 11, 124102 (2018).



Fig. 1 Bidirectional C-V curves of SiO_2/GaN MOS capacitors without (black) and with FGA (red), and with PMA after FGA (blue).



Fig. 2 Relationship between V_{FB} and CET of SiO₂/GaN MOS capacitors with FGA. The V_{FB} vs. CET plots are fitted well with a linear line.