

最適回路パラメータを用いた直結式量子磁束パラメトロン回路の設計及び測定 Design and demonstration of directly coupled quantum-flux-parametron circuits with optimized circuit parameters

横国大院理工¹, 横国大 IAS²

○(M1)石田 椋平¹, 竹内 尚輝², (M2)山栄 大樹¹, 吉川 信行^{1,2}

Dept. of Electrical and Computer Eng., Yokohama Natl Univ.¹,

IAS, Yokohama Natl. Univ.²

°Ryohei Ishida¹, Naoki Takeuchi², Taiki Yamae¹, Nobuyuki Yoshikawa^{1,2}

E-mail: ishida-ryohei-zr@ynu.jp

現代の情報化社会は半導体集積回路の発展によって支えられてきた。半導体集積回路は微細加工の技術によって集積度を指数的に向上させてきた。しかしながら近年、微細加工技術の限界によって、半導体集積回路の性能は限界に近づいている。特に消費電力密度は冷却能力の限界に達している。そのため、エネルギー効率のより良い回路として超伝導集積回路が注目を集めている。

そこで、我々は超伝導集積回路である断熱量子磁束パラメトロン (AQFP) 回路の研究を行っている。AQFP は半導体集積回路に比べ6桁ほど低い消費電力で動作させることが可能である [1]-[3]。現在、AQFP 回路を用いたレジスタファイルのような大規模な回路の動作実証が行われているが、より大きな回路を実現するためには、AQFP 回路の小型化が望まれる。

この問題を解決するために、直結式量子磁束パラメトロン (DQFP) 回路が提案されている [4]。DQFP は、AQFP でデータ伝搬のために使用していたトランスを取り除くことで、小型化された回路である。また、DQFP はトランスを取り除いたことによって、スケーリング則に沿った低面積化を期待することが出来る。先行研究では、既に DQFP 回路の動作実証が行われているが、回路パラメータの最適化はまだ行われていなかった [4]。そこで、本研究では回路パラメータが最適化された DQFP 回路のセルテスト回路を設計し、測定を行った。セルテスト回路の測定結果は講演会にて報告する。

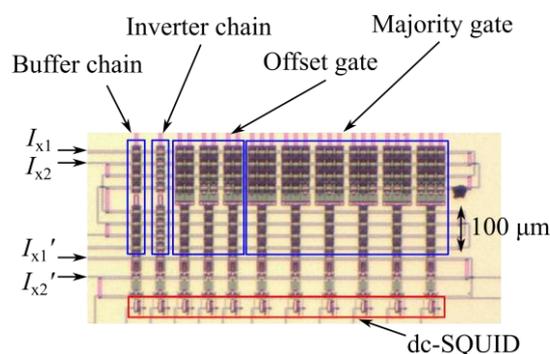


Fig. 1 Micrograph of DQFP cell test circuits

謝辞

本研究は JSPS 科研費基盤研究 (S) (18H01493,19H05614) の助成を受けたものである。本研究に使用された回路は、産業技術総合研究所(AIST)の超伝導クリーンルーム (CRAVITY)において作成された。

参考文献

- [1] N. Yoshikawa et al., Extended Abstracts of the 2011 International Conference on Solid State Devices and Materials (SSDM 2011), pp.1242-1243, Sept, 2011.
- [2] N. Takeuchi et al., Supercond. Sci. Technol., vol.26, no.3, pp.035010, Mar, 2013.
- [3] N. Takeuchi et al., IEEE Trans. Appl. Supercond., vol.23, no.3, pp.1700304, Jun, 2013.
- [4] K. Arai et al., Applied Superconductivity Conference (ASC) 2018, Seattle, US, Oct, 2018.