

Si-rich SiGe/Si 超格子における高熱電出力因子の要因

The origin of high thermoelectric power factor in Si-rich SiGe/Si superlattices

阪大院基礎工¹, 東京都市大総研²

○(D)谷口 達彦¹, 石部 貴史¹, Md. Mahfuz Alam², 澤野 憲太郎², 中村 芳明¹

Osaka Univ.¹, Tokyo City Univ.²

°Tatsuhiko Taniguchi¹, Takafumi Ishibe¹, Md. Mahfuz Alam², Kentarou Sawano²,

Yoshiaki Nakamura¹

E-mail: tatsuhikotaniguchi126@s.ee.es.osaka-u.ac.jp

【背景・目的】ユビキタス元素材料の Si は、室温で高熱電出力因子 ($\sim 45 \mu\text{Wcm}^{-1}\text{K}^{-2}$) を有するため有用な熱電材料として注目されているが、高い熱伝導率 ($\sim 150 \text{ Wm}^{-1}\text{K}^{-1}$) のため熱電性能は低い。これまで我々は、界面フォノン散乱による熱伝導率低減を狙って $\text{Si}_{0.9}\text{Ge}_{0.1}/\text{Si}$ 超格子を作製し、 $\sim 5 \text{ Wm}^{-1}\text{K}^{-1}$ を達成した。さらに、バルク SiGe に迫る高熱電出力因子 ($\sim 27 \mu\text{Wcm}^{-1}\text{K}^{-2}$) も同時実現し、室温で $ZT \sim 0.17$ とバルク Si の約 5 倍以上の値を得た。しかしながら、その高熱電出力因子の要因は未だ明らかになっていない。本研究では、詳細な構造評価を行い、結晶性や歪の観点で、高熱電出力因子の要因を明らかにすることを目的とした。

【実験】分子線エピタキシー法により、 $\text{Si}_{1-x}\text{Ge}_x/\text{Si}$ 薄膜超格子 ($x \sim 0.1, 0.3$) を Si(001)基板上に成長温度 400°C で $\text{Si}_{1-x}\text{Ge}_x$ 層 ($\sim 10 \text{ nm}$) と Si 層 ($\sim 20 \text{ nm}$) を交互に積層した。試料の歪解析のために、X 線回折法により逆格子マッピング (RSM) を取得した。熱電性能は、試料成長後にイオン注入法によって P をドーピングし、その後、窒素雰囲気中で 500°C 10 分の活性化アニールを行った。

【結果】本超格子の電気特性を測定したところ、高い熱電出力因子は、バルク Si と同程度に高いゼーベック係数に起因していることが分かった。またこの値は、先行研究の Ge/Si 超格子[1]と比較して約 1.5 倍高かった。次に、RSM による歪解析を行ったところ、 $\text{Si}_{1-x}\text{Ge}_x$ 層は面内方向に圧縮歪を受け、格子定数はほぼ Si に一致し、Si 層は無歪であった。ゼーベック係数は縮重度に依存するため、歪により縮退が解けている Ge/Si 超格子と比較して、Si の 6 重縮退を維持している本超格子は、高いゼーベック係数を示したと考えられる。本講演で詳細を報告する。

【謝辞】本研究の一部は、科研費基盤 A (16H02078、19H00853)、科研費挑戦的研究 (19K22110) および特別研究員奨励費 (18J20160) の支援により行われた。

[1] *Appl. Phys. Lett.* **77**, 1490 (2000).

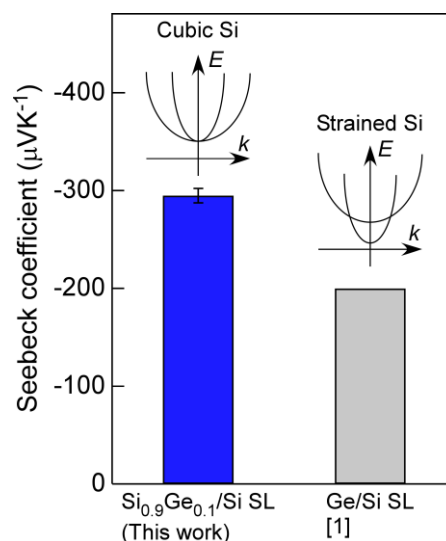


Figure The Seebeck coefficient values of $\text{Si}_{0.9}\text{Ge}_{0.1}/\text{Si}$ superlattice (SL) and Ge/Si SL[1].