CaF₂/Si/CaF₂ 共鳴トンネル量子井戸構造を用いた 抵抗スイッチング特性の理論解析

Analysis of resistance switching characteristics of CaF2/Si/CaF2 quantum-well structures

東工大工学院 ○金子拓海, 熊谷佳郎, 廣瀬皓大, 利根川啓希, 三上萌,

冨澤勘太, 佐藤穂波, 渡辺正裕

Tokyo Institute of Technology °T. Kaneko, Y. Kumagai, K. Hirose, H. Tonegawa, K.Mikami, K.Tomizawa, H.Sato, and M.Watanabe

E-mail: kaneko.t.bd@m.titech.ac.jp

【はじめに】フッ化カルシウム(CaF2)はシリコン(Si)と の良好な格子整合性や、そのヘテロ界面における 大きなバンド不連続量(1-2.3 eV)から, Si をベースと した室温動作可能なヘテロ構造デバイス材料として 有望である[1]。これまでに、CaF2/Si/CaF2 二重障壁 共鳴トンネル量子井戸構造の両側にSiとCaF2の同 時蒸着法により作製するシリコンナノ結晶(nc-Si)[2] を第二障壁層とすることで電荷の注入・保持・引き抜 きの機能を発現する抵抗スイッチングメモリが提案・ 実証されてきた[1]。しかし、近年の我々の研究結果 から, nc-Si 第二障壁層を用いずとも, 井戸層である i-Siの欠陥準位に電荷がトラップされることでメモリ動 作が発現する可能性が示唆された。本研究では素 子の動作原理を今回提案するモデルで理論的に解 析し,素子の電流電圧特性及び ON/OFF 比等の見 積もりを行った。また、この解析を通して、本構造に おいて不揮発メモリ動作を実現するために、 欠陥準 位が存在しなくてはならないエネルギーの幅 Etを明 らかにしたので報告する。

【計算方法】本研究で提案する素子の抵抗スイッチ ング原理としては、量子井戸(OW)内に電荷が蓄積 されていない状態で流れていた共鳴トンネル電流が OW に用いられている i-Si の欠陥準位への電荷トラ ップによるポテンシャル上昇によりブロックされるコン ダクタンス制御モデルを仮定する(Fig.1)。そこでQW 内に蓄積される電荷量をパラメータとして,共鳴トン ネル電流の I-V 特性を計算し, ON/OFF 比を見積も った。トランスファーマトリックス法と Esaki-Tsu の式を 用いて電流密度を算出した。次に, 欠陥準位にトラ ップされた電荷は n-Si と p-Si の禁制帯をトンネリン グしないと仮定する。このとき外部印加電圧0Vで電 荷を保持するため、欠陥準位は E1[eV]以下でなけ ればならず,一方, Vreset[V]で引き抜くためには, E_2 [eV]以上の範囲にある必要がある。 $E_1 \ge E_2$ を計算 し、メモリ動作するための欠陥準位の範囲幅として, これらの差 Etを求めた。材料パラメータとして、CaF2 の有効質量 m_{CaF2} 及び Si と CaF2 間の ΔE_C は報告さ れた膜厚依存性[3]を計算に取り入れた。

【結果と考察】量子井戸内に蓄積された電子密度

 N_{QW} [/cm³]をパラメータとした電流電圧特性の計算 結果をFig.2 に示す。 N_{QW} を増やしていくと1.1×10¹⁹ [/cm³]から 3.2×10¹⁹ [/cm³]で急激に ON/OFF 比が 上昇するが,これは電荷トラップによるポテンシャル 上昇により,井戸層であるi-Siも障壁となることで,電 流値が非常に小さくなるからであると考えられる。ま た, N_{QW} と E_t の関係をFig.3 に示す。 N_{QW} が大きくな るほど E_t が減少していき,最終的に0になり, N_{QW} が 大きすぎるとメモリ動作しなくなる。以上より,不揮発 性スイッチング動作を発現するために必要な電荷を 保持するエネルギー準位の深さの範囲と密度を明ら かにした。実験結果との整合性についても議論する。

【参考文献】

[1] Y. Kuwata et al., Appl. Phys. Express 9 074001 (2016)

- [2]古関他, 2011 年度秋季第 72 回応用物理学会 31a-ZH-5
- [3] K. Suda, Y. Kuwata, and M. Watanabe, Jpn. J. Appl. Phys.54 04DJ05 (2015)

