

FeFET を用いたニューロモルフィック・コンピューティング

Neuromorphic Computing with FeFET Memory Devices

中央大学理工 竹内 健

Chuo Univ. Ken Takeuchi

E-mail: takeuchi@takeuchi-lab.org

FeFET を用いたニューラルネットワークの動作原理や回路動作方式、抵抗変化型素子に比べた利害得失について講演する[1]。FeFET のようなトランジスタタイプのメモリ素子は、PRAM/MRAM 等の抵抗変化型のメモリ素子に比べ、読み出し時のダイナミックレンジ（オン・オフ比）が大きいという利点がある。その結果、ニューロモルフィック回路において、ニューラルネットワークの重みを記憶する場合にも、より多くの値を記憶できることが期待される。FeFET の読み出し電流の大きなダイナミックレンジを活かすために、ニューラルネットワークの推論時には、抵抗変化型のメモリのような電流読み出しではなく、電圧読み出し及び時間領域でのセンス方式（Time-to-Digital Converter）を提案する。

参考文献 [1] Koki Kamimura, Susumu Nohmi, Kenta Suzuki and Ken Takeuchi, “Parallel Product-Sum Operation Neuromorphic Systems with 4-bit Ferroelectric FET Synapses,” *IEEE European Solid-State Device Research Conference (ESSDERC)*, pp. 178-181, September 2019.