

p-n ダイオードの貫通転位を介したリーク電流に対する 1次元 hopping 伝導モデルの構築

1-D hopping conduction model for the leakage current on the threading dislocation in p-n diodes



名大未来研¹, 名大院工² ○ 原嶋 庸介¹, 中野 崇志², 押山 淳¹, 白石 賢二^{1,2}

IMaSS, Nagoya Univ.¹, Graduate School of Engineering, Nagoya Univ.²

○Yosuke Harashima¹, Takashi Nakano², Atsushi Oshiyama¹, Kenji Shiraishi^{1,2}

E-mail: yosuke.harashima@imass.nagoya-u.ac.jp

パワー半導体デバイスの開発はこれからの低炭素社会の実現へ向けた重要課題の1つである。GaNはその候補物質として期待されており、実用化へ向けた研究が行われている。パワー半導体デバイスはその用途から高電圧下での正常動作が求められる。その際の問題としてリーク電流がある。GaNのp-nダイオードに対する実験の先行研究から、このリーク電流はデバイスを貫通する転位のあるところで生じていることがわかっている[1]。パワー半導体デバイスの信頼性を向上させるためにはリーク電流が生じる条件を知る必要があるが、これまで貫通転位を介したリーク電流発生の微視的機構は理解されていない。

我々はまず第一原理計算を用いて、GaN中の貫通転位によってバンドギャップ中に現れる電子状態を解析した。その結果、ギャップ中には転位芯の周りによく局在した状態が複数現れることがわかった。本研究では、それらの状態を詳細に検討し、局在準位間のhopping伝導モデルを提案する。上記の軌道は貫通転位に沿って直線的に並んでいるため、伝導は1次元的なものであると考えた。また、逆バイアスのかかったp-nダイオードにおいて、電圧降下が空乏層で生じていると仮定し、空乏層における静電ポテンシャルの影響下にあるhopping準位をモデルに実装した(Fig. 1)。講演ではモデル構築の詳細について説明し、これを用いた数値計算の結果を報告する。その上で実験で得られているp-nダイオードの電流電圧特性と比較し、モデルの妥当性について議論する。

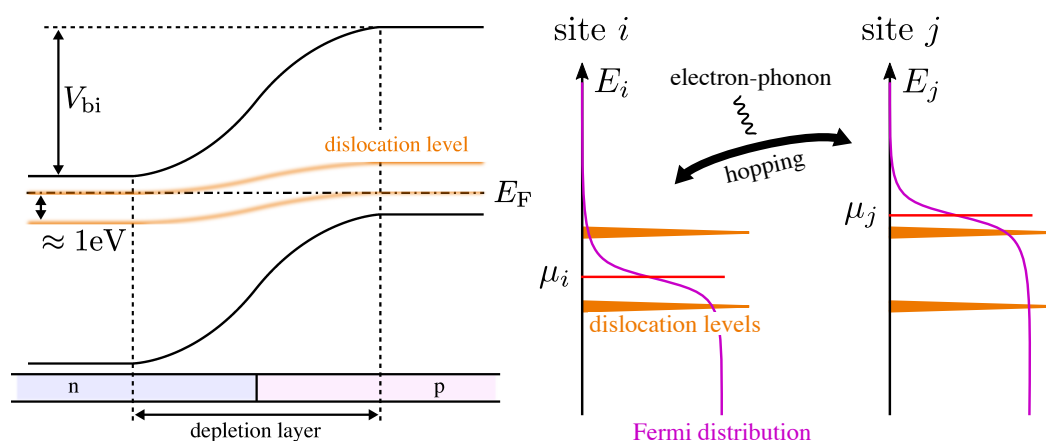


Fig. 1: (Left) A schematic picture of the dislocation levels (orange lines) in the depletion layer of p-n diode. This is for a zero-biased state, thus, the chemical potential (Fermi level E_F) is flat. (Right) A schematic picture of the intersite hopping. This is for a biased state, thus, each site has a different value of the local chemical potential μ .

謝辞 本研究は文部科学省「省エネルギー社会の実現に資する次世代半導体研究開発」の委託を受けたものです。

参考文献 [1] S. Usami et al., Appl. Phys. Lett. **112**, 182106 (2018).