

Ge チャンネル平坦化プロセスにおける Ge nMOSFETs の面方位依存性

Surface orientation dependence of Ge channel flattening process on Ge nMOSFETs

産総研¹, 東理大² ○石井寛仁^{1,2}, 張文馨¹, 入沢寿史¹, 水林亘¹, 石井裕之¹, 前田辰郎^{1,2}

AIST¹, Tokyo University of Science² ○Hiroto Ishii^{1,2}, Wen Hsin Chang¹, Toshifumi Irisawa¹,
Wataru Mizubayashi¹, Hiroyuki Ishii¹, and Tatsuro Maeda^{1,2}

E-mail: h.ishii@aist.go.jp

【背景】

近年、Ge MOSFETs は nanowire/nanosheet 構造などチャンネルの三次元化が進行している。^[1-3] このような 3 次元チャンネル構造は、多様な面方位で構成されることから、面方位を考慮した 3 次元チャンネル構造の設計が求められる。その最適化には、移動度といった物理定数のみならず、Ge 表面平坦化や界面準位の面方位依存性も考慮する必要がある。本研究では、面方位が異なる Ge 基板に 10 回以上のデジタルエッチング(DDE)^[4]を行うという表面平坦化プロセスを施したゲートスタック構造を作製し、平坦化によるデバイス性能の面方位依存性を Ge nMOSFETs にて検証したので報告する。

【実験方法】

ほぼ同程度の抵抗率をもつ(100)、(110)および (111) 面の基板を使って Ge nMOSFETs を作製した。ALD-Al₂O₃ 膜の堆積前に、10 および 20 回の DDE により、Ge 表面の平坦化を行った。Fig. 1 に DDE 20 回前後の Ge 表面荒さを示す。DDE プロセスはすべての面方位で表面粗さが減少し、特に(100)面で効果的であることがわかる。また、20 回以上の DDE では平坦性の改善はあまり見られなかった。FET 化には、スパッタおよび RIE プロセスにより TaN ゲート電極を形成し、自己整合的に NiGe の S/D 領域を形成した。最後に、寄生抵抗を下げるため、S/D 領域にイオン注入を行って、350 度にて活性化した(IAG 法)。^[5]

【結果および考察】

Fig. 2 に SS 値から見積もった界面欠陥密度(D_{it})の DDE 回数依存性を示す。DDE 無しでの D_{it} は(110)>(100)>(111)であるが、DDE によって(100)の D_{it} は(111)と同等なレベルまで向上した。一方で、(110)面は DDE を行っても D_{it} の低減効果は少なく、本質的に界面準位が高い面であると考えられる。Fig. 3 は、 G_m 特性から見積もった電界効果移動度の値を DDE 前後で比較したものである。DDE を行うことにより、すべての面方位で、移動度の向上が見られた。特に、(100)面では、移動度の増加が約 2 倍と顕著であり、最も高いバルク移動度を有する(111)面^[6]を電界効果移動度において上回ることができた。以上の結果から、Ge nMOSFETs では、(100)面を有効に使った 3 次元チャンネル構造が望まれることが明らかになった。

【謝辞】本研究は JSPS 科研費 17H06148 の助成を受けたものです。

【参考文献】 [1] J. Feng et al., *EDL* **28**, 637 (2007). [2] W. H. Chang et al, *VLSI* 192 (2017). [3] C. L. Chu et al., *EDL* **39**, 1133 (2018). [4] W. H. Chang et al, *VLSI* 191 (2018). [5] W. H. Chang et al., *EDL* **37**, 253 (2016). [6] S. T. Chang et al., *JJAP* **47**, 5345 (2008).

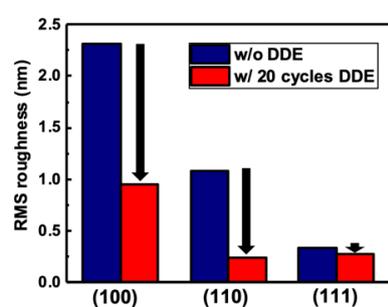


Fig. 1 RMS surface roughness of Ge (100), (110) and (111) surface before and after 20 cycles DDE.

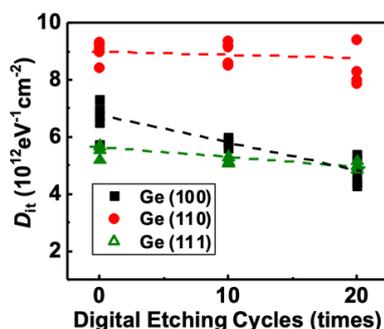


Fig. 2 DDE cycles dependence of D_{it} at Al₂O₃/Ge (100), Al₂O₃/Ge (110) and Al₂O₃/Ge (111) interface, respectively.

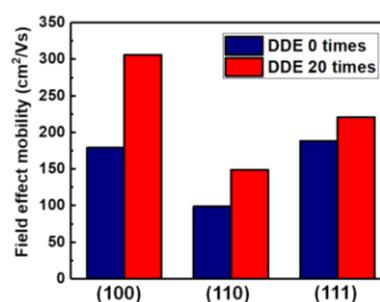


Fig. 3 Peak field effect mobility of Ge (100), (110) and (111) nMOSFETs fabricated without and with DDE.