

相分離法により作製した TIPS ペンタセン FET の特性と溶媒依存性

Characteristics and solvent dependence of TIPS-pentaceneFET fabricated by phase separation method

東工大院工, [○]山岡 祐太, 田口 大, 間中 孝彰Tokyo Institute of Technology, [○]Yuta Yamaoka, Dai Taguchi and Takaaki ManakaE-mail: manaka.t.aa@m.titech.ac.jp

[はじめに] 溶媒可溶なペンタセン誘導体として, TIPS ペンタセンが知られている. この分子は, 溶液プロセスを用いて成膜することで, いくつかの結晶多型を示し, その中でも Form II と呼ばれる構造において, ホール移動度が著しく上昇することが知られている. [1] この構造を得るためには, TIPS ペンタセンと絶縁性高分子との混合溶液を用いて成膜を行い, 自発的な相分離による結晶化が有効であることが報告されている. [2] さらに, 溶媒によって準安定状態の形成への影響が異なることも報告されている. [3] しかしながら, 相分離法を用いた際の溶媒毎の相分離挙動や電気特性に与える影響はわかっていない. 今回, 異なる溶媒を用いた際の相分離挙動の変化や電気特性について比較を行った.

[実験] 本研究でのデバイス作製手順を以下に示す. 溶液はトルエン(TL)及びメシチレン(MS)を溶媒として用いて TIPS ペンタセン及び polystyrene($M_w = 280$ kDa)をそれぞれ 8 mg/mL の濃度で溶解させて作製した. ゲート電極として Cr(15 nm), Au(100 nm)を SiO₂(500 nm)/Si 基板の裏面に真空蒸着法により成膜した. Fig. 1(a)の模式図に示すように, 有機半導体層は Solution Shearing(SS)法を用いて成膜速度 2.08 mm/s で成膜した. 基板温度については用いた溶媒によって条件を最適化した. 最後にソース・ドレイン電極として, Au(100 nm)を真空蒸着法によって成膜した.

[結果と考察] Fig. 2 に上記の手順で作製した OFET の I-V 特性を示す. 今回作製したサンプルのうち, MS を使用して基板温度 90°C で作製した OFET において移動度 $6.63 \text{ cm}^2/\text{Vs}$ を得た. また TL を使用したサンプルに関しては基板温度 60°C において移動度 $3.18 \text{ cm}^2/\text{Vs}$ を得た. これは MS を用いたサンプルで Form II が形成されたことが示唆される. 当日はこれらのサンプルの相分離挙動と電気特性の依存性について報告する.

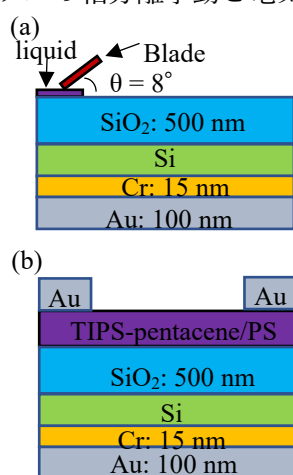


Fig. 1 Schematic of (a) fabrication organic layer by SS method and (b) device structure

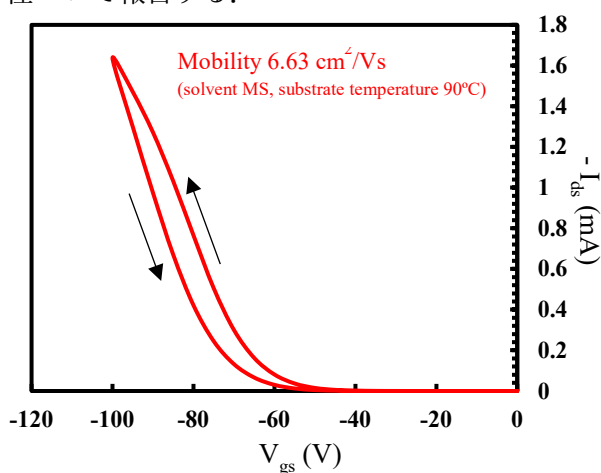


Fig. 2 Transfer Characteristics of OFET fabricated with mesitylene

[1] Y. Diao, et al., J. Am. Chem. Soc. **136**, 17046 (2014). [2] C. T. d. Rocha, et al., Adv. Electron. Mater. **4**, 1800141 (2018).[3] G. Giri, et al., Nat., Commun., **5**, 3573 (2014).