

# 薄膜合成技術を活用した全固体電池の固固界面研究

## Study of Solid-Solid Interfaces in All-Solid-State Batteries

### using Thin-Film Deposition Techniques

日工大<sup>1</sup>, 東工大物質理工<sup>2</sup> °白木 将<sup>1</sup>, 一杉 太郎<sup>2</sup>

Nippon Inst. Tech.<sup>1</sup>, Tokyo Tech<sup>2</sup>, °Susumu Shiraki<sup>1</sup>, Taro Hitosugi<sup>2</sup>

E-mail: shiraki.susumu@nit.ac.jp

全固体電池の実用化を進めるにあたり、解決すべき課題の一つとして、内部抵抗の低減が挙げられる。特に、固体電解質と電極との界面(固体電解質/電極界面)で生じる高い界面抵抗は、電池の高出力化という観点でさらに低減したい。その基本的な指針を得るためには、界面抵抗発生のメカニズムを明らかにする必要がある。しかしながら、実際の電池内部で生じる現象を観測し、そのメカニズムを理解するのは容易ではない。実験結果を解析するとき、われわれは様々な仮定をおき、その仮定に従ったモデルを構築して解析を行うことが多いが、実際の電池内部で生じる現象は極めて複雑なためである。

そこで我々は、薄膜合成技術や真空技術、表面・界面評価技術を活用し、全固体電池の固体電解質/電極界面の研究に取り組んできた[1-8]。正極、固体電解質、負極の各薄膜を積層して作製した薄膜型全固体電池(図 1)は、制御されたモデル界面を有し、実験結果を解析する上で考慮すべき要素が少ないことが特徴である。また、固体電解質/電極界面におけるイオン伝導性を定量的に評価できるため、界面構造や界面修飾、アニール処理などの界面抵抗への影響とその効果を理解するのも比較的容易である[6]。このアプローチにより、電解質/電極界面の抵抗を低減できることを実証した。さらに、界面抵抗を低くするうえで重要な点を検討した結果、電解質および電極材料の選択だけでなく、界面形成プロセスを制御して界面近傍の原子配列の乱れを抑制することが重要であることを明らかにしてきた[7,8]。本講演ではその要点について紹介する。



図 1 薄膜型全固体電池の構造 (a) と写真 (b)

- [1] A. Kumatani, S. Shiraki, T. Hitosugi *et al.*, Appl. Phys. Lett. 101 (2012) 123103. [2] S. Zheng, S. Shiraki, T. Hitosugi *et al.*, Acta Mater. 61 (2013) 7671. [3] S. Shiraki, T. Hitosugi *et al.*, J. Power Sources 267 (2014) 881. [4] M. Haruta, S. Shiraki, T. Hitosugi *et al.*, Solid State Ionics 285 (2016) 118. [5] K. Nishio, T. Hitosugi *et al.*, J. Power Sources 416 (2019) 56. [6] H. Kawasoko, S. Shiraki, T. Hitosugi *et al.*, ACS Appl. Mater. Interfaces 10 (2018) 27498. [7] M. Haruta, S. Shiraki, T. Hitosugi *et al.*, Nano Lett. 15 (2015) 1498. [8] S. Shiraki, T. Hitosugi *et al.*, ACS Appl. Mater. Interfaces, 10 (2018) 41732.