

ミニマルファブを活用した CMOS-MEMS 融合圧力センサの開発

Development of CMOS-MEMS Cointegrated Pressure Sensor Using Minimal-Fab Process

産総研¹、ミニマルファブ推進機構²

○柳 永勳¹, 秋田 一平¹, 松川 貴¹, 田中 宏幸^{1,2}, 古賀 和博², 根本 一正¹, クンプアン ソマワン^{1,2}

長尾 昌善¹, 森田 行則¹, 原 史朗^{1,2}

AIST¹ and MINIMAL²

○Y. X. Liu¹, I. Akita¹, T. Matsukawa¹, H. Tanaka^{1,2}, K. Koga², K. Nemoto¹, S. Khumpuang^{1,2},

M. Nagao¹, Y. Morita¹ and S. Hara^{1,2}

E-mail: yx-liu@aist.go.jp

【緒言】 今まで、我々はミニマルファブを活用して、PVD-TiN メタルゲート CMOS の作製プロセスを開発してきた[1, 2]。今回は、CMOS-MEMS 融合圧力センサの試作及び特性評価をしたので報告する。

【試作】 今回の CMOS-MEMS 融合圧力センサは、5 段の CMOS リングオシレータと薄い円形ダイヤフラムから構成される。その CMOS リングオシレータの作製プロセス概略を Fig. 1 に示す。最初に、ミニマル SOI ウエハの RCA 洗浄を行い、熱酸化で Top-Si 厚(T_{Si})を 120 nm 程度まで薄層化した。次に、SOD 固相拡散プロセスで、PMOS と NMOS のソース・ドレイン(S/D)領域を形成し、選択的に Top-Si 層をエッチングして、素子分離を行った。続いて、6.0 nm 厚のゲート酸化膜(T_{ox})形成と 30 nm 厚の PVD-TiN 膜堆積を行い、ゲート加工と Al 配線加工などを行った。最後に、ウエハ裏面に 300 nm 厚の Al 膜を堆積し、マスクアライナーと深堀エッチャーを利用して、5 段の CMOS リングオシレータを構成する PMOS 領域下 4ヶ所だけに、直径 $\phi = 1$ mm と厚さ $\delta = 18$ μ m のダイヤフラムを形成した。

【評価】 作製した CMOS-MEMS 融合圧力センサのチップ写真を Fig. 2(a)に、その等価回路を Fig. 2(b)に示す。同じ寸法の 4 個の PMOSFET が円形ダイヤフラムの縁部に配置されており、そのチャネル方向 $\langle 110 \rangle$ は円心方向と平行であることが分かる。その円形ダイヤフラムの片方に圧力が印加されると、4 個の PMOSFET のチャネルには円心方向の応力が働くので、ピエゾ抵抗効果によりドレイン電流の変化が起こる。その結果として、5 段の CMOS リングオシレータの発振周波数が圧力によって変化することになる。その発振周波数の圧力依存性を定量的に評価するために、我々は円形ダイヤフラム下部の圧力が制御可能な測定

治具を作り、デジタル圧力計で印加圧力をモニタしながら発振周波数の測定を行った。その測定結果の一例を Fig. 3 に示しており、圧力を -30 から +30 kPa に増やした場合、発振周波数は 372 から 405 kHz と高くなることが分かる。この結果から、試作した CMOS-MEMS 融合圧力センサチップは、圧力センサとして動作していると言える。更なるセンサ特性改善には、CMOS 回路設計と作製プロセスの最適化が必要である。

【文献】 [1] 柳永勳, 他, 第 65 回応用物理学会春季講演会 20a-C101-7. [2] Y. X. Liu et al., IEEE SNW, p. 137 (2018).

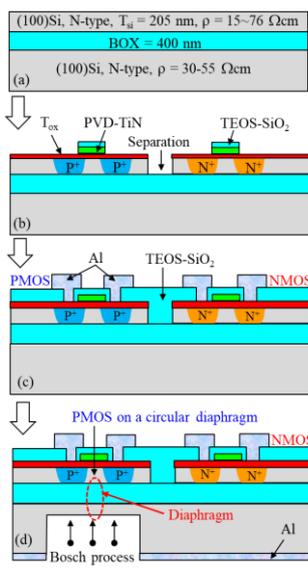


Fig. 1. Schematic device fabrication flow for CMOS-MEMS cointegrated pressure sensor. (a) wafer cleaning, (b) boron & phosphorus diffusion by using SOD, and PVD-TiN gate formation, (c) metallization, (d) diaphragm formation by the minimal-fab Bosch process.

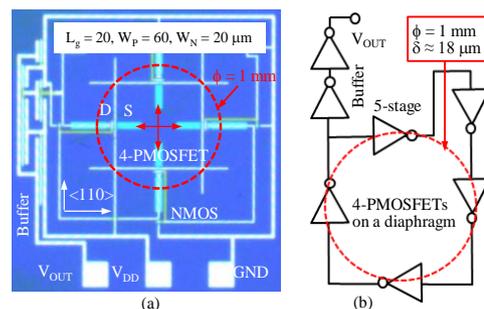


Fig. 2. (a) Microscopic image and (b) equivalent circuit of the fabricated 5-stage CMOS ring oscillator. 4 longitudinal PMOSFETs are located on a circular diaphragm with $\phi = 1$ mm and $d \approx 18$ μ m.

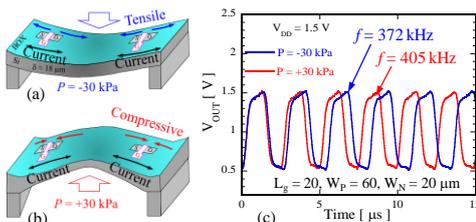


Fig. 3. Schematic diaphragm deflections when (a) the negative or (b) the positive pressure is applied to the bottom of a circular diaphragm, and (c) the measured oscillation wave forms of the fabricated 5-stage CMOS ring oscillator at different pressures of -30 and +30 kPa.