

PID 劣化多結晶シリコンモジュールの逆バイアスパルス電圧印加による高速回復手法の開発
Study of Fast Recovery Process of PID on Multicrystalline-Silicon-Based-PV Modules
by Application of Reverse-Bias-Pulse Voltage

岐大工¹, 産総研², °橋本 紳吾¹, 高田 清司郎¹, 清水 健吾¹, Go Sian Huai¹, 亀山 展和¹,
 大橋 史隆¹, 吉田 弘樹¹, 増田 淳², 傍島 靖¹, 野々村 修一¹,

Gifu Univ.¹, AIST², °Shingo Hashimoto¹, Kiyoshiro Takada¹, Kengo Shimizu¹, Go Sian Huai¹,
 Nobukazu Kameyama¹, Fumitaka Ohashi¹, Hiroki Yoshida¹, Atsushi Masuda²,

Yasushi Sobajima¹, Shuichi Nonomura¹

E-mail: sobajima@gifu-u.ac.jp

結晶シリコン系材料を用いた太陽電池モジュールにおいて、フレーム-モジュール間の高電圧により変換効率が低下するいわゆる電圧誘起劣化(Potential induced degradation: PID) 現象は、長期安定動作を図る上で重大な問題である。我々は以前に PID を生じた多結晶シリコン(Mc-Si)モジュール内の p-n 接合間に、逆方向パルス電圧を印加する事で発電性能が向上する手法を見出し、本学会にて報告した[1]。逆バイアスパルス電圧印加手法(V_{RBP} 法)と名付けた同手法は、単一のモジュールに対してのみならず、直列接続したモジュールに対しても適用可能であり[2]、モジュール全体を高温(85 °C程度)にし、高電圧(1 kV 以上)を数時間程度印加する従来手法に対して、高速回復手法としても期待出来る。本研究では従来、外部装置を用いた温度制御下で実施していた V_{RBP} 法を、印加パルス条件によりモジュール内部から発熱させることでプロセス自体の高速化を図った。

Mc-Si モジュール構造はカバーガラス/ EVA (Ethylene-vinyl acetate)/ p-type-based-Mc-Si solar cell/ EVA/ back sheet である。PID 加速試験(-1 kV, 85 °C)にて、初期値から 3 割程度まで光電変換効率が低減したモジュールを用い、以下に示す V_{RBP} 法による回復を行った。 V_{RBP} 法に用いた電圧波形はノコギリ波形状にて最大印加電圧を-14 V とし、1 波形の印加時間、および波形毎の時間の間隔を変化させた。 V_{RBP} 法実施中におけるモジュール温度をサーモグラフィーにより計測し、回復前後における光電変換性能、および暗特性への影響を評価した。

図 1 にパルス波形を一定(-14 V, 印加時間 1 秒)とし、波形毎の間隔を 10 秒および 0.1 秒に変化させた場合の表面温度を表す。図より同一パルス電圧波形を印加しているにも関わらず、電圧印加開始 10 分後の表面温度は 25 ~ 100 °C と大幅に変化した。また、最大印加電圧を変化させた場合には、電圧増加に伴いモジュール温度は上昇した。以上の結果は、直流バイアス印加の場合[3]とは異なり、 V_{RBP} 法は印加波形の選択により p-n 接合間への電界強度は保持したまま、外部温度制御装置を用いずともプロセス温度調整が可能であり、同手法が高速回復手法となり得ることを示す。実際に図 1 の各パルス波形条件を PID 後のモジュールに適用したところ、モジュール温度の変化により回復能力には差が生じ、プロセス時間は 1 時間程度にまで短縮された。当日は変換効率の変化や、プロセスの適用範囲などの詳細についても報告を行う。

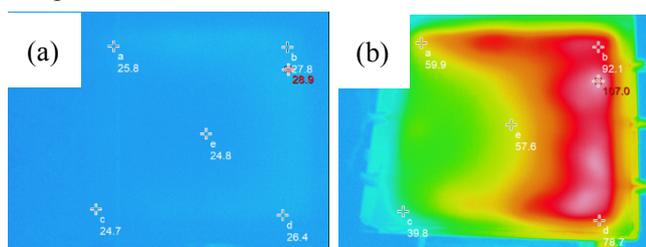


Fig. 1. パルス電圧印加間隔(t_s)によるモジュール温度の差異. (a) $t_s = 10$ s, (b) $t_s = 0.1$ s.

【参考文献】 [1] 高田他, 第 65 回応物(春季), 早稲田大, 20a-P9-11 (2018). [2] 高田他, 第 79 回応物(秋季), 名古屋, 21p-133-7 (2018). [3] 傍島他, 第 67 回応物(春季), 上智大 (2020).

【謝辞】 本研究は NEDO プロジェクトの一環として行われました。