

Hf 界面層を用いた強誘電性ノンドープ HfO₂ 薄膜の形成と MFSFET の特性向上

Improvement of MFSFET characteristics with ferroelectric non-doped HfO₂ utilizing Hf interfacial layer

東工大 工学院 [○]片岡 正和, 林 将生, Min Gee Kim, 大見 俊一郎

[○]Masakazu Kataoka, Masaki Hayashi, Min Gee Kim, and Shun-ichiro Ohmi

Tokyo Institute of Technology

E-mail: kataoka.m.ad@m.titech.ac.jp, ohmi@ee.e.titech.ac.jp

1. はじめに

強誘電体 HfO₂ 薄膜は、Si 基板上への形成が可能で、高速かつ低電圧で動作する強誘電体ゲートトランジスタ(MFSFET)への応用が期待されている[1]。これまで、我々は Hf 界面層(IL)による低誘電率界面層の形成を抑制するプロセスに関して報告してきた[2,3]。今回、Hf 界面層を導入し、強誘電性ノンドープ HfO₂ を用いた MFSFET に関する検討を行ったので報告する。

2. 試料作製方法および評価方法

フィールド酸化膜により素子分離した p-Si(100)基板に、チャンネルストップおよびソース/ドレインの形成を行った。次に、RF マグネトロンスパッタ法により Pt(20 nm)/HfO₂(20 nm)/Hf(0-1 nm)積層構造を in-situ で堆積し、コンタクトホールを形成後、Pt 電極を形成した。HfO₂ の堆積条件は、Ar/O₂=2.3/0.5 sccm, 60 W とした。次に、N₂ 雰囲気中で 600 °C/30 s のアニールを行い、裏面の Al 電極を真空蒸着して MFSFET を作製した(L/W=10/90 μm)。作製したデバイスに関して、I_D-V_G および I_D-V_D 特性を評価した。

3. 実験結果および考察

図 1 に作製した MFSFET の活性領域の光学顕微鏡写真と I_D-V_G および I_D-V_D 特性を示す。Hf 界面層を導入していない試料(w/o Hf IL)は、活性領域内で HfO₂ の島状成長が確認され、正常な電気特性を得ることができなかった。一方、Hf 界面層を 1 nm 導入した場合(with Hf IL)、平坦で均一な表面モフォロジーが得られ、メモリウィンドウ(MW)0.34 V、飽和移動度 171 cm²/Vs、SS 値 130 mV/dec.、ON/OFF 比 8.3x10⁴ が得られた。以上の結果から、強誘電性ノンドープ HfO₂ の均一形成において Hf 界面層が有効であることが分かった。

謝辞

本研究にご協力いただいた本学の舟窪浩教授

に感謝致します。また、本研究の一部は、JSPS 科研費 19H00758 および NEDO の支援を受けて行われた。

参考文献

- [1] T. S. Böske et al., Appl. Phys.Lett., **99**, 102903 (2011).
- [2] 片岡 他、第 79 回秋季応物予稿集、20p-141-4, p.100000001-175 (2018).
- [3] 片岡 他、シリコン材料・デバイス研究会 (SDM), 信学技法 **119**, No.239, SDM2019-54, pp.7-10 (2019).

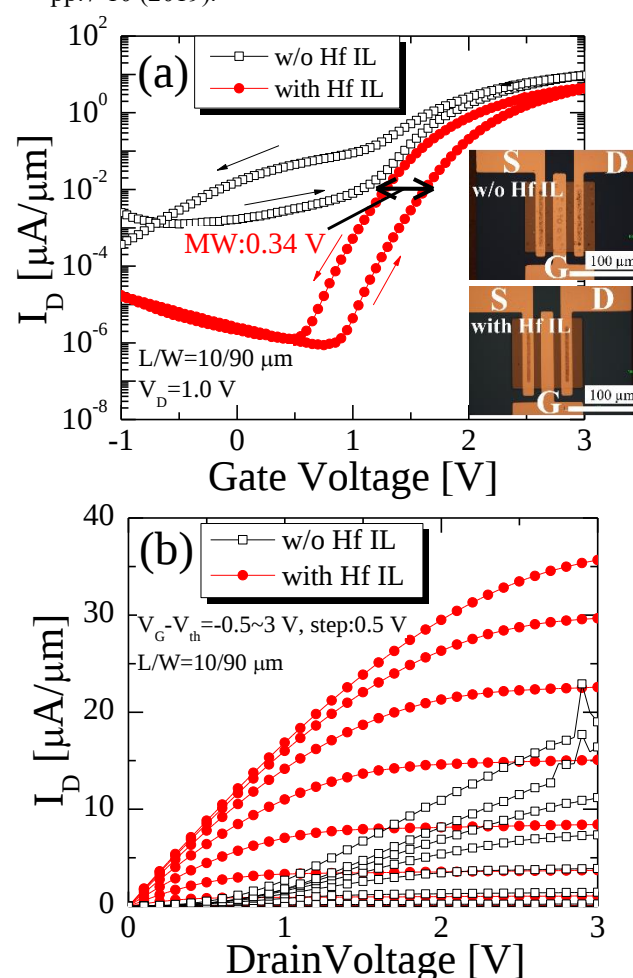


図 1 MFSFET の電気特性およびデバイス写真。

(a) I_D-V_G 特性および(b) I_D-V_D 特性。