

DRAM の微細化トレンドと機能性酸化物プロセス技術

DRAM Scaling Trend and Functional Oxide Process Technologies for Memory Devices

東京エレクトロン株式会社 廣田 良浩

Tokyo Electron Limited, Yoshihiro Hirota

E-mail: yoshihiro.hirota@tel.com

【序論】

近年における半導体デバイスの微細化と高性能化は、モバイルフォンが起爆剤であったと言っても過言ではありません。近い将来、AI/5G/IoT といったシステムの変化により、MPU に代表される Logic、撮像素子としての CMOS イメージセンサ、多くデータを高速で扱うため DRAM、NAND Flash メモリは更なる高密度化と高性能化が求められています。本講演では、DRAM を例に挙げこれまでの微細化のトレンドを示し、今後の微細化についての議論と推測を示します。さらに、将来有望視されている機能性酸化物である強誘電特性を示す薄膜 Hf-Zr 系酸化物のプロセス技術とその特性、その応用例を紹介します。

【DRAM の微細化トレンド】

DRAM のメモリセルはデータで電荷を保持するキャパシタとアクセストランジスタにより構成されています。そのキャパシタの高さ、シリンダー径、電極の膜厚、絶縁膜の膜厚の推移を過去数世代にわたって比較すると、一定の興味深いトレンドが見られます。キャパシタのシリンダー径は微細化に伴い一定の割合で微細化されてきました。キャパシタの高さは、その静電容量を確保するため微細化に伴い高くなってきましたが、ある世代から逆にその高さは低くなってきました。さらに絶縁膜と電極の膜厚のシュリンクはある世代から止まってい

ます。この技術動向について議論、推測した結果を示します。一方、メモリセルの既存のレイアウトから図 1 に示すように将来の各部位の寸法を予測することができます。これらの事を加味し、一定のキャパシタピッチに挿入すべきキャパシタ形成に必要な膜の膜厚観点から将来の DRAM セルの微細化についての議論と推測した結果を示します。

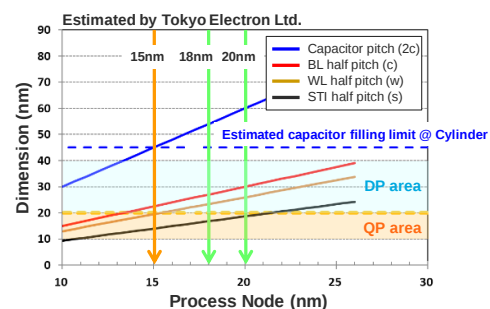


図 1：デザインルールと各部位の寸法の関係

【機能性酸化物プロセス技術】

近年 HfO_2 に Zr などの金属を添加することで、薄膜で強誘電特性が得られることが報告され^{1,2)}、研究開発が盛んになりました。さらに、そのアプリケーションとして FeRAM のみならず、NC-MOSFET³⁾、NV-SRAM⁴⁾、DRAM などへのその応用が期待されています。本章では Doped- HfO_2 のプロセス技術とその特性についていくつかの研究例を紹介します。

1) J. Muller et al., Nano Lett., 12, 4318, 2012.

2) J. Muller et al., VLSI Tech., 2012, pp.25-26.

3) P. Sharma et al., VLSI Tech., 2017, T154-155.

4) M. Kobayashi et al., VLSI Tech., 2017, T156-157.