

結晶 Si 太陽電池における電圧誘起劣化現象のモデル化

Modeling of potential-induced degradation phenomena in crystalline Si PV modules

新潟大¹, 豊田工大², 産総研³, °城内 紗千子¹, 中村 京太郎², 増田 淳³

Niigata Univ.¹, Toyota Technol. Inst.², AIST³, °Sachiko Jonai¹, Kyotaro Nakamura², Atsushi Masuda³

E-mail: s-jonai@eng.niigata-u.ac.jp

【はじめに】電圧誘起劣化(PID)現象は大規模太陽光発電所で見られることが多く、太陽電池モジュールのアルミフレームとセルの間の電位差が大きくなるために大幅な出力低下をもたらす現象である。PID 現象は、反射防止(ARC)膜の組成や構造を変えることで劣化挙動が大きく変わることはすでに知られている[1]。また、結晶 Si 太陽電池モジュールの PID 現象は p 型と n 型で異なることが報告されており[2], p 型ではシャント型, n 型では表面再結合型と区別されていた。本研究では、これらの結晶 Si 太陽電池モジュールの PID 現象を統一的にモデル化することを検討した。また、ARC 膜の種類が異なるフロントエミッター型の p 型と n 型の太陽電池モジュールを用いて PID 試験を行い、劣化現象の起因について明らかにした。

SiN_x/SiO₂積層 ARC 膜を持つ p 型結晶 Si 太陽電池モジュールに負電圧印加すると、大幅な PID 現象の遅延効果が確認できた。図 1(a)に示すように、V_{oc}の低減の抑制と、分光感度測定より短波長側のみの低下が観測されたことから Na 侵入の遅延効果によるものと考えられ、シャント型 PID 現象は SiO₂層の有無に影響されることが示唆される。

また、SiN_x/SiO₂積層 ARC 膜を持つ p 型結晶 Si 太陽電池モジュールへの正電圧印加前後の Photo J-V 特性を図 1(b)に示す。短時間で、SiN_x膜に負電荷が蓄積し、表面再結合速度が増大することで J_{sc}と V_{oc}が低下する劣化現象を確認することができた。この劣化挙動は、n 型結晶 Si 太陽電池の PID 現象で報告されている表面再結合型の PID 現象と同じであることが分かった。

今まで、セルの種類によって PID 現象は異なると考えられてきたが、結晶 Si 太陽電池モジュールについて p 型も n 型も統一的にモデル化することができた。さらに、SiO₂層をもつ ARC 膜では、表面再結合型の PID 現象を誘発しやすく、Na イオンなどの侵入によるシャント型の PID 現象に対しては遅延効果があることが明らかとなった。結晶 Si 太陽電池モジュールにおける PID 現象は、主に ARC 膜の構造に支配されることが明らかとなった。

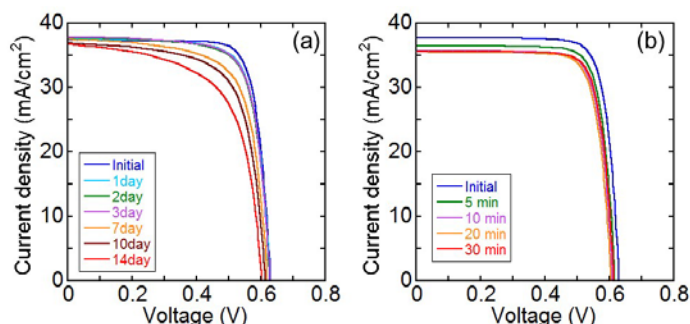


図 1. SiN_x/SiO₂積層 ARC 膜をもつ p 型結晶 Si 太陽電池モジュールに負電圧を印加した場合(a)と正電圧を印加した場合(b)の PID 試験前後の Photo J-V 特性。

【謝辞】

本研究は、NEDO の委託により実施されました。本研究にご議論・ご協力いただいた産総研 柴田肇氏、北陸先端大 大平 圭介教授、北陸先端大 鈴木 友康氏、また、セルの作製にご協力いただいたナミックス株式会社 田中 亜樹氏、ナミックス株式会社 村松 和郎氏に感謝します。

【参考文献】

- [1] H. Nagel *et al.*, Proc. 29th European Photovoltaic Solar Energy Conf. Exhib., p. 2351 (2014).
- [2] W. Luo *et al.*, Energy & Environ. Sci. 10, 43, (2017).