

HfSiO_x ゲート AlGaIn/GaN MOS-HEMT の電气的特性評価

Electrical characteristics of HfSiO_x-gate AlGaIn/GaN MOS-HEMT

1. 北大量集センター, 2 物材機構, 3 芝浦工大, 4 名大 IMaSS

○越智 亮太¹, 前田 瑛里香^{2,3}, 生田目 俊秀², 塩崎 宏司⁴, 橋詰 保^{1,4}

Hokkaido Univ.¹, NIMS², SIT³, Nagoya Univ.⁴

○Ryota Ochi¹, Erika Maeda^{2,3}, Toshihide Nabatame², Koji Shiozaki⁴, Tamotsu Hashizume^{1,4}

E-mail: ochi@rciqe.hokudai.ac.jp

【はじめに】 GaN 系 HEMT は、更なる高速化・高出力化が要請されている。大振幅動作時のゲート漏れ電流制御の点から、絶縁ゲート構造の検討が必要であり、良好な MIS 界面特性が必須である。また、高周波増幅応用には high-k 膜の適用が選択肢の 1 つである。最近、Al₂O₃(k=8.5)より高い誘電率を持つ Hf リッチな HfSiO_xを用いた n-GaN MOS キャパシタにおいて、良好な絶縁・界面特性が得られることが報告されている [1, 2]。そこで、本報告では HfSiO_x/AlGaIn/GaN MOS-HEMT を作製し、その特性評価を行った。

【実験】 Fig.1 に転位密度<3×10⁶cm⁻² の GaN 基板上に作製した AlGaIn/GaN MOS-HEMT の構造図を示す。素子間分離後、酸素プラズマを用いた ALD 法(T_g=300℃)により、HfO₂層を 2 層と SiO₂層を 1 層で、繰り返し成膜することで HfO₂/SiO₂ ラミネート膜(Hf_{0.57}Si_{0.43}O_x)を作製した。その後、Ti/Al/Ti/Au のオーミック電極を形成し、窒素雰囲気中で 800℃5 分の Post-deposition Annealing (PDA)を行った。最後に、Ni/Au のゲート電極を形成した。また、比較用として Al₂O₃-gate MOS-HEMT も同時に作製した。但し、PDA は行わずに、デバイス作製後に N₂ 雰囲気中で 300℃10 分の Post Metallization Annealing(PMA)を行った[3, 4]。ゲート長は 5μm、ゲート幅は 100μm、SG、GD 間隔は 10μm である。

【結果と考察】 Fig.2 に MOS-HEMT の伝達特性を示す。HfSiO_x膜を用いた MOS-HEMT は、Al₂O₃膜を用いた素子と同等の良好な伝達特性を示した。また、相互コンダクタンス g_mの最大値は HfSiO_x膜を用いた方が Al₂O₃膜を用いた MOS-HEMT に比べて約 1.2 倍となっている。これは、HfSiO_xの誘電率を k~13 として計算した場合と一致する。

Fig.3 に HfSiO_x-gate MOS-HEMT ダイオード構造の C-V 特性(測定周波数 1MHz)と、HfSiO_x/AlGaIn 界面の準位密度分布を仮定した計算結果を示す。また、内挿図に計算により得られた界面準位密度分布を示す。急峻なステップを含む良好な C-V 特性が得られ、また、伝導帯下端近傍においても、10¹¹cm⁻²eV⁻¹ 台と低い準位密度が得られた。

[1] T. Nabatame *et al.*, Appl. Phys. Express **12**, 011009 (2019).

[2] E. Maeda *et al.*, Microelectron. Eng. **216**, 111036 (2019).

[3] T. Hashizume *et al.*, Appl. Phys. Express **11**, 124102 (2018).

[4] Y. Ando *et al.*, Appl. Phys. Express **12**, 024002 (2019).

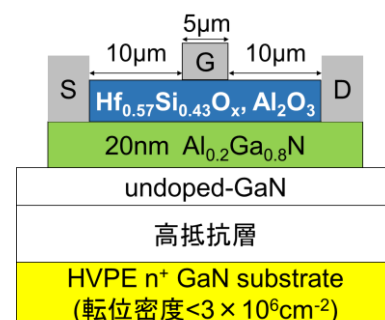


Fig.1 Schematic illustration of MOS-HEMT

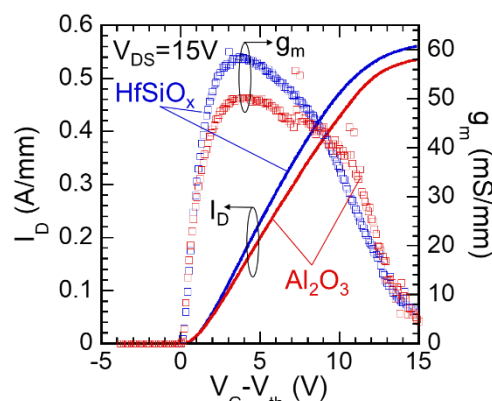


Fig.2 Transfer characteristics

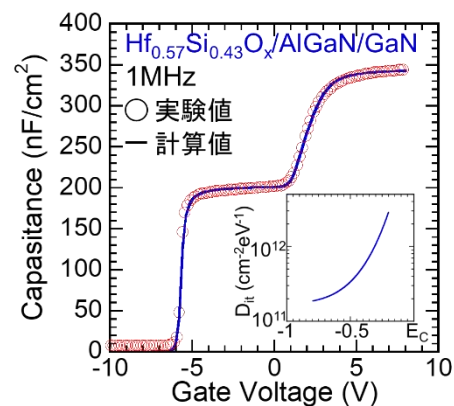


Fig.3 C-V characteristics and Dit distribution at HfSiO_x/AlGaIn interfaces