ALD により成膜した SiO_2/Al_2O_3 2 層絶縁膜を用いた AlGaN/GaN MIS-HEMT の電気特性

Electrical properties of AlGaN/GaN MIS-HEMTs with SiO_2/Al_2O_3 double insulators fabricated by ALD

名工大 ○横井 駿一, 古岡 啓太, 久保 俊晴, 江川 孝志
Nagoya Inst. of Tech. °Shunichi Yokoi, Keita Furuoka, Toshiharu Kubo, Takashi Egawa
E-mail: s.yokoi.204@stn.nitech.ac.jp

1. まえがき

金属/絶縁体/半導体(MIS)型の GaN 系高電子移動度トランジスタ(HEMT)はゲートリーク電流(I_g)を低減し、高いゲート電圧を印加することができるため、次世代のパワーデバイス用途として精力的に研究されている。絶縁体としては、Al_2O_3 や SiO_2 のようにバンドギャップが大きい酸化物が適しており[1]、特に Al_2O_3 と SiO_2 を用いて 2 層絶縁膜を形成することにより、I/S の界面特性が良く、I_g の低い MIS 構造を作製することができると考えられ、これまでに研究報告がなされている[2,3]。しかし、SiO_2 と Al_2O_3 の 2 層を共に原子層堆積(ALD)により作製した報告は十分になされていない。本研究ではデバイス特性の良い MIS-HEMT を作製することを目的とし、ALD を用いて SiO_2/Al_2O_3/AlGaN/GaN MIS-HEMT を作製し、その *I-V* 特性の評価を行った。さらに、デバイスのノーマリオフ化を図るため、2 層絶縁膜を用いて、リセス構造を有する AlGaN/GaN MIS-HEMT を作製し、その電気特性を評価した。

2. 実験方法

ALD-SiO_2/Al_2O_3/AlGaN/GaN MIS-HEMT 構造はこれまでの報告と同様にして Si 上 AlGaN/GaN 構造から作製した[4]。ALD による成膜の際、成膜温度および膜厚を Al_2O_3 に関して 300℃、10 nm とした。その後、窒素雰囲気中で 1 分間、温度を 750℃で PDA を行い、その後 SiO_2 を 300℃、10 nm 成膜した。SiO_2 成膜後にゲート部に O_2 プラズマ処理を行った後ゲートおよびパッド電極を形成し、MIS-HEMT を作製した。構造図を Fig. 1 に示す。また、2 層絶縁膜を用いた、リセス構造を有する AlGaN/GaN MIS-HEMT についても同様のプロセスを用いて作製した。ソースおよびドレイン電極形成後、ゲート部分にドライエッチング処理を行い、リセス構造の形成を行った後、2 層絶縁膜およびゲート電極を形成して試料を作製した。試料作製後、電気特性の評価を行った。

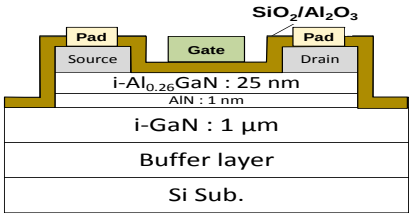

Fig.1 The schematic cross-sectional view of the SiO_2/Al_2O_3/ AlGaN/GaN MIS-HEMT.

3. 結果

MIS-HEMT の伝達特性を Fig. 2 に示す。動的な閾値シフト(⊿V_{th})はリセス構造の有無に係わらず、0.2 V であり、Al_2O_3/AlGaN 界面の状態が良好であることが分かる。また、V_g が 8 V における I_g の値は、およそ 1×10^{-6} mA/mm となり、良好な値が得られた。また、リセス構造を用いることで閾値電圧が-6V から-2V までシフトすることを確認した。

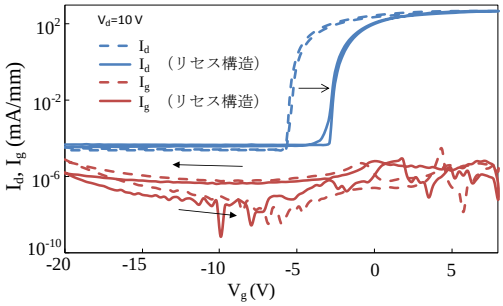

Fig. 2 Typical result of the transfer curve measurements.

参考文献

[1] Z. Yatabe, et al., J. Phys. D 49 (2016) 393001.
[2] H. Kambayashi, et al., Jpn. J. Appl. Phys. 52 (2013) 04CF09.
[3] D. Kikuta, et al., J. Vac. Sci. Technol. A 35 (2017) 01B122.
[4] T. Kubo, et al., Semicond. Sci. Technol. 32 (2017) 065012.

謝辞

本研究の一部は NEDO の委託により実施された。