

コンタクト抵抗を改善した AlGaInN チャネル HFET のデバイス特性評価

Device characteristics of AlGaInN-channel HFETs with improved Ohmic contact resistance

名工大 °三好 実人、Chen Heng、斉藤 早紀、井上 暁喜、江川 孝志

Nagoya Inst. Tech °M. Miyoshi, H. Chen, S. Saito, A. Inoue and T. Egawa

miyoshi.makoto@nitech.ac.jp

【はじめに】 ワイドギャップの AlGaInN をチャネルとする HFET は、非常に高い OFF 耐圧特性を示すことから次世代のパワーデバイスとして有望であるが、そのポテンシャルを十分に引き出すには極端に高いコンタクト抵抗を低減し、ON 特性を向上させていく必要がある[1]。我々はこれまでに、AlGaInN チャネル上へ、大きな分極効果を持ちつつ格子歪を抑制した「四元混晶 AlGaInN バリア層」を積層することで、高温のデバイスプロセスに耐える結晶質と $2 \times 10^{13}/\text{cm}^2$ を超える高濃度の 2DEG を有する HFET 用ヘテロ構造を実現[2]、これに高温 ($\sim 850^\circ\text{C}$) のアロイ処理を施すことでコンタクト抵抗の低減とデバイス特性の改善が得られたことを報告した[3]。また、2019 年秋応物では、従来用いていた Ti/Al/Ni/Au 電極に代えて、層構成と熱処理温度を最適化した Ti/Al/Ti/Au 電極を用いることで、コンタクト抵抗のさらなる低減に成功したことを報告している[4]。今回は、この Ti/Al/Ti/Au 電極を用いた AlGaInN/AlGaInN HFET を試作し、室温ならびに 200°C までの高温デバイス特性を評価したので報告する。

【実験方法】 MOCVD 法を用いて c 面 AlN/サブファイアテンプレート上に AlGaInN/AlGaInN ヘテロ構造を成長。リフトオフ法を用いて図 1 のような ALD- Al_2O_3 膜をゲート絶縁膜とする MIS-HFET を試作した[3]。オーミック電極は、EB 蒸着により形成した Ti/Al/Ti/Au (層厚 9/100/50/100 nm) を N_2 中 850°C で熱処理することで得た[4]。

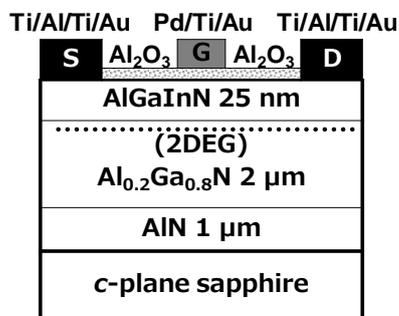


Fig.1. Schematic cross-section of AlGaInN-channel HFET.

【結果と考察】 図 2 に室温及び 150°C におけるソース-ドレイン間 I - V 特性を、図 3 にはドレイン抵抗の測定温度依存性を示した。図 2 のように、試作 HFET は室温および高温で良好なピンチオフ特性を示した。図 3 には、比較のために同じエビ構造に Ti/Al/Ni/Au 電極を形成した HFET の測定結果[3]をプロットした。これより、HFET のドレイン抵抗は従前の値[3]から約半減したことが分かる。これは固有接触抵抗値が $1 \times 10^{-3} \Omega\text{cm}^2$ から $5 \times 10^{-4} \Omega\text{cm}^2$ まで低減した事による。また、この結果、 $V_{GS} = +2 \text{ V}$ 印加時に約 180 mA/mm [3]であった最大ドレイン電流は約 250 mA/mm まで改善した。

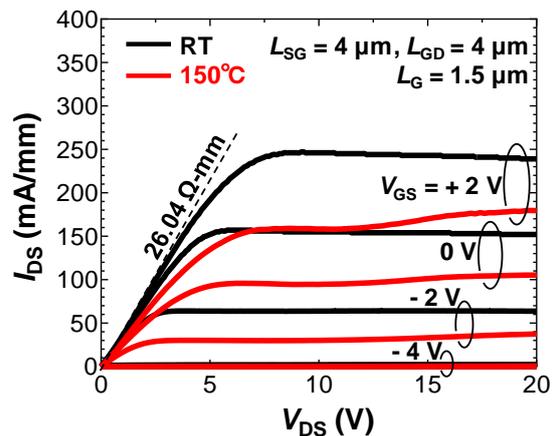


Fig.2. Typical DC characteristics of AlGaInN/AlGaInN MIS-HFET measured at RT and 150°C .

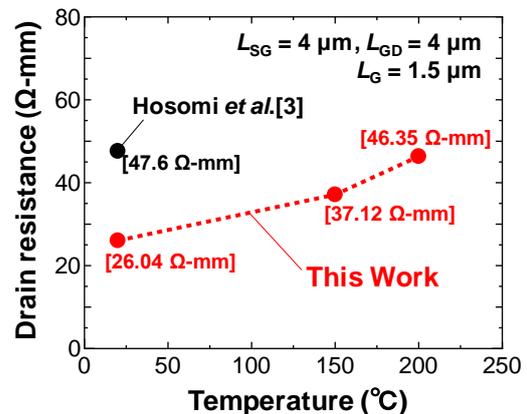


Fig.3. Temperature dependence of drain resistance in AlGaInN/AlGaInN HFET.

【参考文献】

- [1] Miyoshi *et al.*, JVSTB **34**, 050602 (2016), [2] Hosomi *et al.*, JJAP **58**, 011004 (2018), [3] Hosomi *et al.*, JVSTB **37**, 041205 (2019), [4] Chen 他, 2019 秋応物 19p-PB3-9.