

## 進化戦略で設計した高効率グレーティングカプラの作製

### Fabrication of high efficiency grating coupler designed by evolution strategy

○宮武 悠人<sup>1</sup>, 関根 尚希<sup>1</sup>, トーブラサートポン カシディット<sup>1</sup>, 高木 信一<sup>1</sup>, 竹中 充<sup>1</sup>

東大院工<sup>1</sup>

○Yuto Miyatake<sup>1</sup>, Naoki Sekine<sup>1</sup>, Kasidit Toprasertpong<sup>1</sup>, Shinichi Takagi<sup>1</sup>, Mitsuru Takenaka<sup>1</sup>

The University of Tokyo, School of Engineering<sup>1</sup>

E-mail: miyatake@mosfet.t.u-tokyo.ac.jp

**【はじめに】** シリコンフォトニクスは Si と SiO<sub>2</sub> の大きな屈折率差に起因する光の強い閉じ込めと CMOS 互換性により将来の大規模光集積回路のプラットフォームとして注目されている[1]。従来、光集積回路を構成する素子の設計は、物理モデルに基づく数個のパラメータの全探索により行われてきた[2]。しかし、全探索による設計は効率が悪く、パラメータの数すなわち構造の自由度が制限されるため、素子の性能が十分には引き出されていない。近年、AI を利用することによりパラメータ空間を効率的に探索し、素子の性能を向上させた研究が報告されている[3]。

我々は、AI の一種である共分散行列適応進化戦略 (Covariance Matrix Adaptation Evolution Strategy: CMA-ES) を用いたグレーティングカプラの最適化設計に関する研究を進めてきた[4]。今回は設計に基づいて Si-on-insulator (SOI) 基板上にグレーティングを作製し評価を進めたので報告する。

**【設計手法・設計結果】** 220 nm SOI 基板上を用いて 1 回のエッチングにより作製可能なグレーティングカプラの設計を行った。シングルモードファイバはチップに垂直な方向に対して 10° 傾けた状態とし、ファイバの切断面はチップ表面と平行となるよう軸に対して 10° の角度を持つように斜めカットしたものを想定した。Si 層は 720 nm の SiO<sub>2</sub> 保護膜で覆われており保護層とファイバ端面は 250 nm の空気層により隔てられている。先行研究との比較のため、エッチング深さは 105 nm に固定した。動作波長は 1550 nm、偏光は TE 偏光である。設計変数は、グレーティングカプラの回折格子を構成する 24 本の溝と歯の幅の計 48 個の実数である。最小寸法 60 nm の制約の下、CMA-ES により波長 1550 nm における結合効率を最大化する構造を探索した。結合効率は 2 次元 FDTD により計算した。CMA-ES と FDTD による最適化のサイクルを Fig. 1 に示す。最適化の結果として得られた最適構造の結合効率スペクトルを Fig. 2 に示す。最大値は 74.7%、1dB バンド幅は 40 nm である。74.7% の結合効率は 220 nm SOI 上の反射体を持たないグレーティングカプラとしては最高値である。

**【素子作製および評価】** 電子線リソグラフィおよびドライエッチングにより、500 nm 幅の Si 導波路とグレーティングカプラを形成した。パターンニングの後、PECVD により SiO<sub>2</sub> を堆積し保護膜とした。作製したグレーティングカプラに対してシングルモードファイバにより入出力を結合し透過スペクトルを測定した。カットバック法により

算出した導波損を差し引き、グレーティングカプラの結合損を算出した。

Fig.2 に示すように、測定された結合効率スペクトルは 1530 nm において最大値 49.3% をとった。シミュレーション値と測定値の差異は、作製誤差に起因すると考えられる。作製精度を高めることでより高い結合効率を持つグレーティングカプラを実証することができると期待できる。

**【謝辞】** 本研究の一部は国立研究開発法人新エネルギー・産業技術総合開発機構 (NEDO) からの委託により実施した。

**【参考文献】**

- [1] B. Jalali et al., J. Light. Technol. **24**, 4600 (2006).
- [2] Y. Shi et al., IEEE Photon. Technol. Lett., **18**, 2293 (2006).
- [3] T. Asano et al., Opt. Express **26**, 32704 (2018).
- [4] Y. Miyatake et al., Jpn. J. Appl. Phys. (2020).

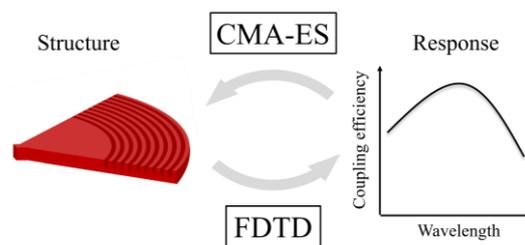


Fig. 1. Optimization cycle using CMA-ES.

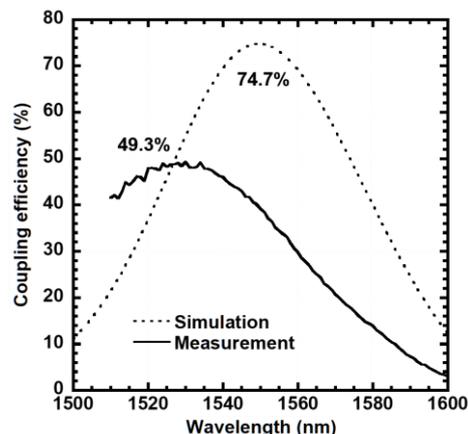


Fig. 2. Simulated and measured coupling efficiencies of the optimized grating coupler.